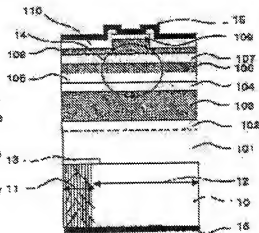


(43) Date of publication of application : 09.05.2003

H01L 21/205

(72)Inventor : YUASA TAKAYUKI  
UEDA YOSHIHIRO  
ITO SHIGETOSHI  
TANETANI MOTOTAKA  
TANI YOSHIHEI  
MOTOKI KENSAKU

**SOLUTION:** On the surface of an n-type GaN substrate 10 which consists of low dislocation regions 12 and dislocation concentrated regions 11 wherein crystal defects are heavily concentrated, which are arranged alternately in the stripe geometry, a growth suppression film 13 for suppressing the growth of a GaN crystal is so formed as to cover the dislocation concentrated regions. On the n-type GaN substrate formed with the growth suppression film 13, a GaN crystal is epitaxially grown to form a nitride semiconductor layer on the n-type GaN substrate, resulting on fabricating a nitride semiconductor laser device having a low concentration of crystal defects.



1.This document has been translated by computer. So the translation may not reflect the original precisely.  
2.\*\*\* shows the word which can not be translated.  
3.In the drawings, any words are not translated.

[Claim 1] A nitride semiconductor laser element which comprises a nitride semiconductor substrate and a nitride

2008/06/30

semiconductor layer laminated on this nitride semiconductor substrate, comprising: Dislocation concentrated regions of stripe shape which a crystal defect concentrates [ said nitride semiconductor substrate ].

A low dislocation field except these dislocation concentrated regions.

[Claim 2]The nitride semiconductor laser element according to claim 1 which shape of said growth suppression film is a line, and is characterized by covering said each dislocation concentrated regions with a growth suppression film for these every two or more books while said growth suppression film in two or more [ every ] is provided so that it may become the shape of a child of a reed screen to said each of dislocation concentrated regions.

[Claim 3]In a growth suppression film in two or more [ which was provided to said each dislocation concentrated regions / said every ], the width at 1 micrometers or more 10 micrometers or less. And the nitride semiconductor laser element according to claim 2, wherein each field with which it was provided so that an interval with the next growth suppression film might be located in a line in parallel and might be located at 1 micrometers or more 10 micrometers or less, and width and an interval of a growth suppression film for these every two or more books were doubled covers said each dislocation concentrated regions.

[Claim 4]Claim 1 characterized by forming a GaN film which has the n type conduction characteristic on the surface of said nitride semiconductor substrate so that said growth suppression film may be covered while the conduction characteristic of said nitride semiconductor substrate is the n type conduction characteristic - claim 3 are, and it can shift, and is a nitride semiconductor laser element given in \*\*.

[Claim 5]The nitride semiconductor laser element according to claim 4 to which thickness of a GaN film which has said n type conduction characteristic is characterized by 1-micrometer or more being 20 micrometers or less.

[Claim 6]The nitride semiconductor laser element according to any one of claims 1 to 5, wherein thickness of said growth suppression film is 0.05 micrometers or more 1 micrometer or less.

[Claim 7]The nitride semiconductor laser element according to any one of claims 1 to 6, wherein said growth suppression film is silicon compound membrane or a metal membrane.

[Claim 8]The nitride semiconductor laser element according to claim 7, wherein said growth suppression film is either a  $\text{SiO}_2$  film, an  $\text{Si}_3\text{N}_4$  film, a titanium film or a tungsten film.

[Claim 9]The nitride semiconductor laser element according to any one of claims 1 to 8 while said nitride semiconductor layer has a quantum well active layer, wherein this active layer contains a well layer constituted by  $\text{In}_x\text{Ga}_{1-x}\text{N}$  ( $0 < x < 1$ ).

[Claim 10]The nitride semiconductor laser element according to claim 9 characterized by one of elements containing in said active layer at least among element groups of As, P, and Sb.

[Claim 11]The nitride semiconductor laser element according to any one of claims 1 to 10, wherein said nitride semiconductor substrate is a GaN board.

[Claim 12]A nitride semiconductor substrate.

A low dislocation field except dislocation concentrated regions and these dislocation concentrated regions of stripe shape which a crystal defect concentrates in a manufacturing method of a nitride semiconductor laser element which comprises a nitride semiconductor layer laminated on this nitride semiconductor substrate. In a position which is a manufacturing method of a nitride semiconductor laser element provided with the above, and covers said dislocation concentrated regions. After forming a growth suppression film which controls nitride semiconductor crystal growth, said nitride semiconductor layer is laminated by growing up said nitride semiconductor crystal on said nitride semiconductor substrate in which this growth suppression film was provided.

[Claim 13]A manufacturing method of a nitride semiconductor laser element changing into the state where only said dislocation concentrated regions were covered with said growth suppression film by performing etching after providing said growth suppression film throughout the surface of said nitride semiconductor substrate.

[Claim 14]While the conduction characteristic of said nitride semiconductor substrate is the n type conduction characteristic, After covering said dislocation concentrated regions with said growth suppression film, so that this growth suppression film may be covered, By forming a GaN film which has the n type conduction characteristic on the surface of said nitride semiconductor substrate, and growing up said nitride semiconductor crystal on the surface of this formed GaN film. A manufacturing method of the nitride semiconductor laser element according to claim 13 or 14 laminating said nitride semiconductor layer.

[Claim 15]A semiconductor optical apparatus using the nitride semiconductor laser element according to any one

[Translation done.]

\* NOTICES \*

JPO and INPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the nitride semiconductor laser element constituted by laminating a nitride semiconductor layer on a nitride semiconductor substrate, its manufacturing method, and the semiconductor optical apparatus using this nitride semiconductor laser element.

[0002]

[Description of the Prior Art] The nitride III-V fellows semiconductor (it is henceforth described as a "GaN system semiconductor") which comprises a compound of group III elements, such as aluminum, Ga, and In, and N which is V group elements was expected as a light emitting device or a power device from the band structure and chemical stability, and application has been tried. For example, the trial which produces the nitride semiconductor laser element which laminates a GaN system semiconductor and emits light in blue laser on silicon on sapphire ( $\text{aluminum}_2\text{O}_3$ ) or a SiC substrate is performed briskly.

[0003] However, if a GaN crystalline thin film is grown up on silicon on sapphire and a SiC substrate, many defects, such as a rearrangement, will be introduced into an epitaxial layer from the difference in the grating constant between GaN and a substrate material. Therefore, in the case of the nitride semiconductor laser element which sends high-density current, a defect becomes a trigger, grids structure is confused and there is a possibility that a defect may increase. When a nitride semiconductor laser element is constituted on silicon on sapphire, there is a problem also in respect of a life. It is considered that the high-density rearrangement has restricted the life of a nitride semiconductor laser element.

[0004] As for the substrate used for a GaN system semiconductor device, it is more ideal than these points that it is a GaN single crystal. Therefore, the difference in the grating constant between each class laminated by a substrate and the substrate is lost. Since GaN has cleavability, the process of cutting down a wafer for a chip becomes easy. There is conductivity in a GaN crystal and electrode disposition is simplified. It is optimal to use a GaN single crystal for a substrate at such a point.

[0005] The nitride semiconductor laser element using the GaN board by such a GaN single crystal oscillated from ultraviolet in a visible region. It is reported by Japanese = journal = OBU = applied = physics 39 No. L647-L650 page (Jpn.J.Appl.Phys.Vol.39(2000)pp.L647-650). This nitride semiconductor laser element is constituted by forming the  $\text{SiO}_2$  mask pattern which has an opening of periodic stripe shape on a GaN board, and forming on this the laminated structure of a nitride semiconductor which has a stripe shape waveguide (ridge stripe structure).

[0006] The following method is used for manufacture of this GaN board. On the seed crystal used as the ground in which the  $\text{SiO}_2$  mask pattern which has an opening of stripe shape for every cycle of 20 micrometers was formed, By the MOCVD method (Metalorganic Chemical Vapor Deposition), the GaN layer of 15-micrometer thickness was formed and the wafer with the flat surface was obtained. This is art called ELOG (Epitaxially Lateral Overgrown), and is the technique of reducing a defect by use of lateral growth. The GaN layer of 200-micrometer thickness was formed by the usual HVPE method (Hydride Vapor Phase Epitaxy), and the GaN board was manufactured by removing a ground. The life characteristic of the obtained semiconductor laser is a 30-mW output condition in 60 \*\*, and became estimated life expectancy 15000 hours.

[0007]

(Problem(s) to be Solved by the Invention)However, in an above-mentioned nitride semiconductor laser element, the manufacturing method of the GaN board needed 3 times of crystal growth (HVPE growth, MOCVD ground growth, MOCVD laser structure growth), it was complicated and there was a problem in productivity. Still a life characteristic was not enough, either and further its elevated temperature was not enough as the life characteristic in high-output (for example, 70 \*\* 60mW) conditions. The fall of the yield by the crack which appears in the growth membrane surface after the laminated-structure growth which leads to the fall of the yield at the time of manufacture may be produced.

[0008]The crystal defect (= rearrangement) to which these problems exist in a nitride semiconductor laser element is the cause, and, as for this crystal defect, it is usually checked in the GaN board that the crystal defect of abbreviation  $5 \times 10^7 \text{ cm}^{-2}$  exists in the substrate face, the high-output conditions which the field of low defect density will be obtained and have been a technical problem if the means of bending this crystal defect or extinguishing it is used --- reservation of sufficient element life to kick is attained. If it has a mechanism which eases a strain structurally in the crystal growth layer formed in a GaN board and on the GaN board, the probability that a crack will arise will fall, and the fall of the yield from which a crack becomes a cause does not arise.

[0009]In view of such a problem, an object of this invention is to provide the semiconductor optical apparatus provided with the nitride semiconductor laser element by which stress was eased while the internal crystal defect was reduced, and this nitride semiconductor laser element.

[0010]

[Means for Solving the Problem]To achieve the above objects, a nitride semiconductor laser element of this invention, in a nitride semiconductor laser element which comprises a nitride semiconductor substrate and a nitride semiconductor layer laminated on this nitride semiconductor substrate, While said nitride semiconductor substrate is a substrate possessing dislocation concentrated regions of stripe shape which a crystal defect concentrates, and a low dislocation field except these dislocation concentrated regions, By growing up said nitride semiconductor crystal on said nitride semiconductor substrate which has a growth suppression film which controls nitride semiconductor crystal growth in a position which covers said dislocation concentrated regions on the surface of said nitride semiconductor substrate and by which this growth suppression film was provided in it. Said nitride semiconductor layer is laminated.

[0011]It prevents controlling propagation of a rearrangement which is a crystal defect from dislocation concentrated regions with a growth suppression film, and a high-density crystal defect spreading in a nitride semiconductor layer by doing in this way, when making a nitride semiconductor layer laminate on the surface of a nitride semiconductor substrate. Therefore, crystal defect density in a nitride semiconductor layer can be made low.

[0012]While shape of said growth suppression film is a line, and said growth suppression film in two or more [ every ] is provided in such a nitride semiconductor laser element so that it may become the shape of a child of a reed screen to said each of dislocation concentrated regions. Said each dislocation concentrated regions may be made to be covered with a growth suppression film for these every two or more books. Compared with a case where a nitride semiconductor layer is laminated in the state where it becomes easy to combine a nitride semiconductor crystal which grows from a low dislocation field, and a tabular growth suppression film is provided and a nitride semiconductor crystal from a low dislocation field has not joined together by doing in this way, cleavage is easy.

[0013]In a growth suppression film in two or more [ which was provided to said each dislocation concentrated regions / said every ], that width at this time at 1 micrometers or more 10 micrometers or less. And it is provided so that an interval with the next growth suppression film may be located in a line in parallel and may be located at 1 micrometers or more 10 micrometers or less, and each field with which width and an interval of a growth suppression film for these every two or more books were doubled covers said each dislocation concentrated regions.

[0014]While making the conduction characteristic of said nitride semiconductor substrate into the n type conduction characteristic, Since a GaN film which becomes flat [ the surface ] by forming a GaN film which has the n type conduction characteristic on the surface of said nitride semiconductor substrate can be formed so that said growth suppression film may be covered, propagation of a high-density crystal defect to a nitride semiconductor layer can be prevented. By using a nitride semiconductor substrate as a n type conductive substrate with high resistance, since a nitride semiconductor layer is laminated in order of a n type and a p type, the surface smoothness of the surface of a nitride semiconductor layer which carried out crystal growth can improve more, and a threshold of current for outputting laser can be reduced. At this time, thickness of a GaN film which has said n type conduction characteristic shall be 1 micrometers or more 20 micrometers or less.

[0015]While giving an effect of a growth suppression film, influence by a growth suppression film is prevented

because thickness of said growth suppression film shall be 0.05 micrometers or less. Let said growth suppression film be silicon compound membrane or a metal membrane. Said growth suppression film is used as either a  $\text{SiO}_2$  film, an  $\text{Si}_3\text{N}_4$  film, a titanium film or a tungsten film at this time.

[0016] In a nitride semiconductor laser element mentioned above, while said nitride semiconductor layer has a quantum well active layer. You may make it this active layer contain a well layer constituted by  $\text{In}_x\text{Ga}_{1-x}\text{N}$  ( $0 < x < 1$ ), and may make it one of elements contain in said active layer at least among element groups of As, P, and Sb further. It is preferred that said nitride semiconductor substrate is a GaN board.

[0017] A manufacturing method of a nitride semiconductor laser element of this invention, In a manufacturing method of a nitride semiconductor laser element which comprises a nitride semiconductor substrate and a nitride semiconductor layer laminated on this nitride semiconductor substrate, In a surface top of said nitride semiconductor substrate possessing dislocation concentrated regions of stripe shape which a crystal defect concentrates, and a low dislocation field except these dislocation concentrated regions, After forming a growth suppression film which controls nitride semiconductor crystal growth in a position which covers said dislocation concentrated regions, said nitride semiconductor layer is laminated by growing up said nitride semiconductor crystal on said nitride semiconductor substrate in which this growth suppression film was provided.

[0018] After providing said growth suppression film throughout the surface of said nitride semiconductor substrate at this time, only said dislocation concentrated regions may be made to change into the state where it was covered with said growth suppression film, by performing etching. While the conduction characteristic of said nitride semiconductor substrate is the n type conduction characteristic, After covering said dislocation concentrated regions with said growth suppression film, so that this growth suppression film may be covered. You may make it laminate said nitride semiconductor layer by forming a GaN film which has the n type conduction characteristic on the surface of said nitride semiconductor substrate, and growing up said nitride semiconductor crystal on the surface of this formed GaN film.

[0019] A semiconductor optical apparatus of this invention uses as a light source a nitride semiconductor laser element which was mentioned above.

[0020]

[Embodiment of the Invention] Below, the embodiment of this invention is described with reference to drawings. The nitride semiconductor layer laminated by the nitride semiconductor substrate (GaN board) in this specification is a layer which comprised aluminum  $\text{Ga}_y\text{In}_x\text{N}$  ( $0 < x < 1$ ,  $0 < y < 1$ ,  $0 < z < 1$ ,  $x+y+z=1$ ) at least. About 10% or less (however, it is a hexagonal system) of the nitrogen elements in which the nitride semiconductor layer constitutes this nitride semiconductor layer may be replaced by which element at least among the element groups of As, P, and Sb.

[0021] As for a nitride semiconductor layer, which impurity may be added at least among Si, O, Cl, S, C, germanium, Zn, Cd, Mg, and the impurity group of Be. Below  $5 \times 10^{20} \text{ cm}^{-3}$  of the total addition of the impurity is [more than  $5 \times 10^{17} \text{ cm}^{-3}$ ] preferred. As for especially an impurity for said nitride semiconductor layer to have n type conductivity, it is preferred any of Si, germanium, S, and Se they are among said impurity groups, and especially the impurity for having p type conductivity has preferred any of Mg, Cd, and Be.

[0022] The active layer in this specification shall refer to the general term of the layer which comprised a well layer or a well layer, and a barrier layer. For example, the active layer of single quantum well structure comprises only one well layer, or comprises a barrier layer / a well layer / a barrier layer. The active layer of multiple quantum well structure comprises two or more well layers and two or more barrier layers.

[0023] Since GaN is a hexagonal system (hexagonal), it adopts the transcription method using four indices for expressing shaft orientations and a plane direction. The c axis which an a-axis and a b-axis make 120 degrees, and intersects perpendicularly with these with equal (a=b) length is a unique axis, and is not equal to an a-axis ( $c \neq a$ ). Since symmetry is lost when the direction of ab side is expressed only with an a-axis and a b-axis, another axis is assumed. d axis is temporarily set as this. Since a, b, and d axis introduced d axis excessive [one more] so that symmetry might not be spoiled although they could fully specify the direction only by a and a b-axis, these are not mutually-independent.

[0024] Supposing it expresses one parallel plane group as four indices (klmn), I hear that the distance from the starting point of the point that count from the starting point and the field of the 1st sheet cuts an a-axis, a b-axis, d axis, and c axis is  $a/k$ ,  $b/l$ ,  $d/m$ , and  $c/n$ , and this has them. This is the same definition as the case of other crystal systems. However, since a, b, and d axis are redundant coordinates included in a flat surface, k, l, and m are not independent and are always  $k+l+m=0$ . About c axis, it is the same as cases, such as a cubic. When there are n equivalent parallel surfaces in c axis unit length, the index of the direction of c is set to n. Therefore, although there is symmetry-of-revolution nature among four indices about three in a front, the index of c axis is

independent.

[0025] Each plane direction is expressed by  $\langle \rightarrow \rangle$ .  $\{ \rightarrow \}$  expresses a collective plane direction. That it is collective means a set of all the plane directions which can reach by all the symmetry operation which the crystal system allows a certain plane direction. The same index also expresses crystal orientation. Crystal orientation uses the same index as the index of a field vertical to it. An individual direction is expressed with  $[ \rightarrow ]$ . A set direction is expressed by  $\langle \rightarrow \rangle$ . They were explained in order to avoid confusion, although these are the common sense of crystallography. As for the index of minus, it is intuitively intelligible that a horizontal line is drawn and shown on a number, and it is also a rule of crystallography. However, since a horizontal line cannot be drawn on a number,  $-$  is attached before a number here and a negative number is shown.

[0026] (the manufacturing method of a GaN board)  $\rightarrow$  first, in order to produce a nitride semiconductor laser element, the manufacturing method of the GaN board which forms a nitride semiconductor layer in the surface is explained with reference to drawing 1. Drawing 1 is a figure showing the manufacturing process of a n type GaN board.

[0027] In the crystal growth at the time of manufacturing this n type GaN board, it has a slant face which consists of facet surfaces, and grows up. A facet surface says fields other than a field (grown surface) vertical to a growth direction. By maintaining the slant face used as this facet surface, and growing up, a rearrangement can be made to be able to spread to a growth direction and a position can be gathered. The field where this facet surface grew turns into a low dislocation field by movement of a crystal defect (= rearrangement). Growth with the high-density defect region which had a clear boundary in the lower part of the slant face used as a facet surface accomplishes. And in order that rearrangements may gather to the boundary of this high-density defect region (it is equivalent to the "dislocation concentrated regions" mentioned later), or its inside, it disappears or accumulates in this high-density defect region.

[0028] At this time, the shape of a facet surface also changes with shape of this high-density defect region. When a high-density defect region serves as dot form, it is formed so that facet surfaces may surround a high-density defect region, and the pit which comprises a facet surface is formed. When a high-density defect region serves as stripe shape, as it becomes a bottom about the portion used as the stripe of this high-density defect region, the slant face of a facet surface is formed in the both sides of a high-density defect region, and it becomes V shape.

[0029] In order to form this high-density defect region, it is necessary to form beforehand the kind amorphous or for the rearrangement formation which is a layer of polycrystal in the place which forms a high-density defect region on the support base used as a substratum substrate. Thus, when the kind for rearrangement formation grows up GaN into the support base formed on the surface, a high-density defect region is formed in the field right above the kind for this rearrangement formation. And without embedding a facet surface by having this high-density defect region and growing up a GaN layer, a facet surface can be maintained and growth can be advanced.

[0030] That is, when growing up the n type GaN layer 22 on the support base 21 by a hydride vapor-phase-growth (HVPE) method, it grows up so that it may mainly express on the surface while the facet surface [1-22] side 23 is growing. As a result, a surface sectional view form serves as serrate uneven shape like drawing 1 (a). However, the portion which the [0001] side 26 expressed is slightly generated by stripe shape in the vertex vicinity of heights.

[0031] Here, the HVPE method blows HCl gas into Ga melt which established Ga boat in the upstream part of the hot wall type reactor, and was heated, and it forms the base 21 for growing up GaN layer 22 into the downstream of a reactor, and blows  $\text{NH}_3$ . And HCl is blown into heated Ga metal (melt). GaCl is compounded, send below, it is made to react to  $\text{NH}_3$  in a lower part, GaN is compounded, and it is made for GaN to accumulate on a substrate.

[0032] A 2-inch (111) GaAs wafer was used as the base 21. unevenness is  $P=400$ -micrometer-pitch periodical structure  $\rightarrow$  a drawing depth direction  $\rightarrow$  a ridge  $\rightarrow$  it has shape extended to \*\*. This GaAs wafer grows up GaN, and since it can remove easily when removing after producing the ingot of the n type GaN layer 22 mentioned later, it is suitable compared with the sapphire wafer etc. Thus, what is necessary is to form the mask (an opening is equivalent to above-mentioned "kind for rearrangement formation") of  $\text{SiO}_2$  which has an opening corresponding to the above-mentioned crevice beforehand on the base 21, and just to perform crystal growth in the state where a facet surface expresses, in order to specify a concavo-convex position.

[0033] That is, stripe shape arrangement of the opening of a mask is carried out in the pitch of  $P=400$  micrometers so that it may become parallel to the [1-100] direction of a GaN crystal, and shape of the mask may be made into the continuous stripe shape, or may be made arrangement which is located in a line on a sequence as each dot form. Henceforth, in this example, when an interval forms the shape of stripe shape at 400 micrometers, example \*\*\*\*\* description of \*\*\*\*\* of the GaN board is carried out, but there is no necessity

of restricting the interval or an opening to 400 micrometers. It is desirable, not less than 100 micrometers or less are best still more desirable, and, as for this interval, not less than 200 micrometers and 600 micrometers or less are good.

[0034] If it is attached to the technique (growing condition) of making crystal growth maintain after the facet surface {11-22} side 23 has expressed, these people are indicating in detail to the JP,2001-102307, A public relations which applied previously. The crystal which grows is used as a n type with doping oxygen at the time of growth.

[0035] Thus, crystal growth is made to maintain, after the facet surface {11-22} side 23 has expressed, and the ingot by the 30-mm-high n type GaN layer 22 is produced on the base 21 like drawing 1 (b) by continuing formation of a GaN crystal further. At this time, the facet surface according to the shape of the mask used as a seed is formed on that surface. That is, when the pit which consists of facet surfaces when a mask serves as a dot form pattern is formed regularly and a mask serves as a pattern of stripe shape, the facet surface of V shape is formed.

[0036] Slicing processing of the ingot by this n type GaN layer 22 is carried out with a slicer, and a flake (n type GaN board) is obtained. Polishing work of this flake is carried out, and the n type GaN board 10 which are 2 inch diameters with the flat surface which is expressed with the sectional view of drawing 1 (c) and the plan of drawing 1 (d), and 350 micrometers in thickness is obtained. Then, by grinding by grinding the surface of the n type GaN board 10, flattening of the surface can be carried out and it can change into an usable state. That is, in this n type GaN board 10, the surface for growing epitaxially is considered as mirror-polishing finishing.

[0037] Although this surface was made mostly (0001) into the field, in order the morphology of the nitride semiconductor layer which grows epitaxially upwards is flat and to become good, (0001) it is desirable to have an OFF angle in 0.2-1 degree in the arbitrary directions from a field, and in order to make it especially surface surface smoothness become the minimum, it is preferred to consider it as the range of 0.4-0.8 degree.

[0038] Thus, the surface of the n type GaN board 10 constituted was observed in detail under the microscope. The surface by which polishing work was carried out is not necessarily flat, and unevenness has produced it. That is, the field corresponding to the field 24 which the maximum pars basilaris ossis occipitalis of the crevice had produced at the time of the crystal growth in drawing 1 has become depressed a little.

[0039] It etches by dipping the n type GaN board 10 used as a sample in the liquid which heated the mixed acid of sulfuric acid and phosphoric acid at 250 \*\*, and was made for the etch pit where facet surfaces gather to come out to the surface. As a result, since many etch pits appeared in the field corresponding to the field 24, it became clear that the rearrangement was concentrating on this field extremely. Since the rearrangement is concentrating extremely the field 24 besides described, it is easier to be eroded by a polishing process than other portions, and it is thought that the hollow produced and was generated.

[0040] The width of the field 24 which this hollow produced was about 10-40 micrometers. Fields other than this field 24 are the low dislocation fields of EPD (etch pit density)  $10^4 - 10^5 \text{ cm}^{-2}$  stand, and triple or more figures EPD of the field 24 becomes large rather than this. Thus, since several figures are the portion which is large and crystal defect density (= dislocation density) is a field equivalent to an above-mentioned high-density defect region compared with the circumference, the field 24 which a hollow produces is called henceforth "dislocation concentrated regions" on these specifications.

[0041] Unlike other fields on a substrate, these dislocation concentrated regions 24 had a case where polarity was reversed. That is, in the surface position of the n type GaN board 10, fields other than dislocation-concentrated-regions 24 are plane directions which Ga (gallium) exposes, and the field of the dislocation concentrated regions 24 had a case where it was a plane direction which N (nitrogen) exposes. These dislocation concentrated regions 24 have some states including such a state. That is, when it is a single crystal when consisting of polycrystals, but it inclines faintly to the surrounding low defect field for example, the c axis of the {0001} directions may be reversed to the low defect field of the above circumferences. Such dislocation concentrated regions 24 have a clear boundary, and are distinguished from the surrounding field.

[0042] It irradiated with ultraviolet rays (an Hg lamp 365nm luminescent line can be used) to the n type GaN board 10 used as a sample, and fluorescence microscope observation was performed for the luminescence from the surface using the microscope. As a result, the field of stripe shape which had a boundary in the center of the low dislocation field inserted into the dislocation concentrated regions 24 comparatively clearly and where the circumference differs from contrast is observed. This field has luminescence (luminescence) stronger than the circumference observed with the naked eye, and a little yellowish luminescence is a field observed brightly.

[0043] The bright field 25 of this observed luminescence is the portion {0001} sides were growing expressing at the time of crystal growth. Thus, a dopant takes being observed unlike the circumference and it can consider the reasons of \*\*\*\*\* differing from the circumference. Therefore, this field 25 is hereafter called a "high luminescence field." Since the portion {0001} sides grew at the time of crystal growth expressing was not

necessarily what advances uniformly with the same width, although the width of the high luminescence field 25 had fluctuation a little, it was a 0 to 30-micrometer grade.

[0044]The crystal growth method for formation of such a n type GaN board 10. Also with vapor phase epitaxy other than the HVPE method, it is good and The MOCVD method (Metalorganic Chemical Vapor Phase Deposition), it can carry out, even if it uses MOVPE method (Metalorganic Chloride Vapor Phase Epitaxy), the sublimating method, etc. [0045]As the base 21 used for the growth for formation of the n type GaN board 10, the monocrystal substrate which has symmetry or 3 times symmetry in the circumference of an axis other than GaAs 6 times can be used. That is, as a crystal system, it is a single crystal of a hexagonal system or cubic system (Cubic symmetry). If a field is used in the case of cubic system (111), there is symmetry 3 times. The single crystal of hexagonal systems, such as sapphire, SiC, SiO<sub>2</sub>, NdGaO<sub>3</sub>, ZnO, GaN, AlN, and ZrB<sub>2</sub>, can be used. The crystal (111) board of cubic system, such as Si, a spinel, MgO, and GaP, can also be used. These grow up GaN in a field (0001).

[0046]There are also two kinds of how to provide the mask for formation of the n type GaN board 10. One is the technique of forming a mask directly on the base 21. In this case, the device of depositing a GaN buffer layer on the substrate exposed surface inside a window in advance of an epilayer is needed. Another is the technique of forming the GaN layer thinly beforehand on the base 21, and forming a mask on it. Latter one advances smoothly and its growth is more preferred in many cases.

[0047]It is the <1st embodiment> \*\*\*, and is made and formed, and a 1st embodiment of the nitride semiconductor laser element manufactured using the n type GaN board which has dislocation concentrated regions and a high luminescence field is described below with reference to drawings. Drawing 2 is a sectional view showing the composition of the nitride semiconductor laser element of this invention. The high luminescence field is omitted in drawing 2.

[0048]1. \*\*\* of a growth suppression film -- the growth suppression film 13 like drawing 2 is first formed on the surface of this n type GaN board 10. In the n type GaN board 10 surface, this growth suppression film 13 is formed so that the transition concentration field 11 (it is equivalent to the transition concentration field 24 of drawing 2) may be covered. When this growth suppression film 13 laminates a nitride semiconductor layer to the n type GaN board 10 and constitutes a nitride semiconductor laser apparatus, it performs the role which prevents succeeding a rearrangement in the growth film on the n type GaN board 10. Therefore, about the growth suppression film 13, the material in which epitaxial growth of the usual nitride semiconductor becomes difficult from this growth suppression film 13 is used. According to this embodiment, SiO<sub>2</sub> (silicon oxide) was used as a material of the growth suppression film 13.

[0049]After it installs the n type GaN board 10 in an electron-beam-evaporation device and an internal pressure reaches a predetermined degree of vacuum, SiO<sub>2</sub> is controlled to become a thickness of 0.2 micrometer and a SiO<sub>2</sub> film is formed in the surface of the n type GaN board 10. Then, the growth suppression film 13 is formed by etching the vapor-deposited SiO<sub>2</sub> film using a simple photolithography, so that only the dislocation concentrated regions 11 of the n type GaN board 10 surface may be covered. Since the width of the dislocation concentrated regions 11 was 40 micrometers or less, it set width of the growth suppression film 13 to cover to 50 micrometers. By doing in this way, a GaN crystal grows from the low dislocation field 12.

[0050]Although SiO<sub>2</sub> was used as the growth suppression film 13 in this embodiment, metal, such as silicon compounds, such as Si<sub>3</sub>N<sub>4</sub>, tungsten (W), titanium (Ti), may be used similarly. Although the thickness of the growth suppression film 13 to cover was 0.2 micrometer, if it is 0.05 micrometer - about 1 micrometer, an effect will be acquired enough. Although the width of the growth suppression film 13 to cover was 50 micrometers, it may be still larger as long as it has width to cover the dislocation concentrated regions 11 and for epitaxial growth of the usual nitride semiconductor to be performed to the low dislocation field 12.

[0051]Using the epitaxial growth MOCVD system of a nitride semiconductor layer, to the n type GaN board 10 2. NH<sub>3</sub> of V group material, TMGa (trimethylgallium) of group III material, or TEGa (triethylgallium), SiH<sub>4</sub> as a dopant raw material is used and the n type GaN layer 101 of 3 micrometers of thickness is formed with the substrate temperature of 1050 \*\*, using hydrogen or nitrogen as raw material carrier gas. Subsequently, with the substrate temperature of 800 \*\*, TMIn (trimethylindium) as a group III material is added to the above-mentioned raw material, and 40 nm of n type In<sub>0.07</sub>Ga<sub>0.93</sub>N crack prevention layers 102 are formed.

[0052]Next, substrate temperature carries out temperature up to 1050 \*\*, and forms the n type aluminum<sub>0.1</sub>Ga<sub>0.9</sub>N cladding layer 103 of 1.2-micrometer thickness using the group III material of TMAI (trimethylaluminum) or TEAl (triethylaluminum). The dopant raw material was adjusted so that Si might become 5x10<sup>17</sup> cm<sup>-3</sup> - 1x10<sup>19</sup> cm<sup>-3</sup> as said n type impurity. Then, the n type GaN light guide layer 104 (Si-impurity



concentration  $1 \times 10^{16} - 1 \times 10^{18} \text{ cm}^{-3}$  is formed so that it may become 0.1 micrometer of thickness. [0053] Then, the active layer (multiple quantum well structure) 105 which lowered substrate temperature to 750 \*\* and comprised an  $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$  well layer of 4 nm of thickness of three cycles, and an  $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$  barrier layer of 8 nm of thickness. It forms in order of a barrier layer / well layer / barrier layer / well layer / barrier layer / well layer / barrier layer. In that case,  $\text{SiH}_4$  (Si-impurity concentration is  $1 \times 10^{16} - 1 \times 10^{18} \text{ cm}^{-3}$ ) is introduced at the time of formation of both the time of formation of a barrier layer or a barrier layer, and a well layer. When switching formation of a barrier layer and each well layer and growth interruption for less than 180 seconds is carried out 1 second or more, the surface smoothness of each class improves, luminescence half breadth decreases, and it is desirable.

[0054] When As is added by such active layer 105,  $\text{AsH}_3$  (arsine), TBAs (tertiarybutyl arsine), or TMAs (trimethyl arsine), When P is added by the active layer 105,  $\text{PH}_3$  (phosphine), TBP (tertiarybutyl phosphine), or TMP (trimethyl phosphine), When Sb is added by the active layer 105, it is good to add TMSb (trimethyl antimony) or TESb (triethylantimony), respectively. When the active layer 105 is formed, azide raw materials, such as hydrazine raw materials, such as  $\text{N}_2\text{H}_4$  (hydrazine) or  $\text{C}_2\text{N}_2\text{H}_8$  (dimethylhydrazine), or ethylazide, may be used as an N raw material in addition to  $\text{NH}_3$ .

[0055] If penetration dislocation occurs in a quantum well at the active layer 105 As or when doing P addition of and considering it as a quantum well active layer when it has an  $\text{In}_x\text{Ga}_{1-x}\text{N}$  quantum well of two or more layers in the active layer 105 and, it is known that In will carry out a segregation to a rearrangement portion. Therefore, to use for an active layer the quantum well which uses the above-mentioned  $\text{In}_x\text{Ga}_{1-x}\text{N}$  as a main constitution element, it is required in order for transposing as few as possible (crystal defect) to acquire a good laser characteristic.

[0056] Next, temperature up of the substrate temperature is again carried out to 1050 \*\*. The p type aluminum $_{0.1}\text{Ga}_{0.9}\text{N}$  cladding layer 108 of 107 or 0.5 micrometer of p type GaN light guide layers of 106 or 0.1 micrometer of 20-nm-thick p type aluminum $_{0.3}\text{Ga}_{0.7}\text{N}$  carrier block layers and the 0.1-micrometer p type GaN contact layer 109 are formed one by one. Under the present circumstances, EtCP $_2$ Mg (screw ethylcyclopentadienyl magnesium) is used for a raw material as a p type impurity, and it adjusts so that Mg may become  $1 \times 10^{18} \text{ cm}^{-3} - 2 \times 10^{20} \text{ cm}^{-3}$ . As a Mg raw material, Mg raw materials of other cyclopenta systems, such as magnesium cyclopentadienyl and screw methylcyclopentadienyl magnesium, may be used.

[0057] It is more desirable for the p type impurity concentration of the p type GaN contact layer 109 to increase p type impurity concentration toward the direction of the p electrode 15. The contact resistance at the time of forming the p electrode 15 by this decreases. In order to remove residual hydrogen in the p type layer which has barred activation of Mg which is a p type impurity, a small amount of oxygen may be mixed during p type layer growth.

[0058] Thus, after forming the p type GaN contact layer 109, all the inside of the reactor of an MOCVD system is changed into nitrogen carrier gas and  $\text{NH}_3$ , and substrate temperature is dropped at 80 \*\* a rate for /. When substrate temperature amounts to 800 \*\*, the amount of supply of  $\text{NH}_3$  is stopped, and after maintaining substrate temperature at 800 \*\* and standing by, substrate temperature is dropped to a room temperature for 5 minutes. As for this standby temperature, for 650 to 900 \*\* is preferred, and the standby time of 10 or less minutes is preferred 3 minutes or more. The attainment speed at the time of dropping substrate temperature has the preferred above by 30 \*\*/.

[0059] Thus, as a result of the produced nitride semiconductor layer being estimated by the Raman measurement, it is wafer picking from an MOCVD system by said technique --- since Mg is being activated even if p type-ized annealing after carrying out is not performed, the characteristic of p-type-izing is already shown after growth. The contact resistance by formation of the p electrode 15 is also reduced. When carried out by the conventional p type-ized annealing combining, the activation rate of Mg improves more and is preferred. \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The figure showing the manufacturing process of a n type GaN board.

[Drawing 2] The sectional view showing the internal configuration of a nitride semiconductor laser element.

[Drawing 3] The sectional view showing signs that the nitride semiconductor layer was laminated on the n type GaN board.

[Drawing 4] The sectional view showing signs that the nitride semiconductor layer was laminated on the n type GaN board.

[Drawing 5] The sectional view showing signs that the nitride semiconductor layer was laminated on the n type GaN board.

[Drawing 6] The figure showing the GaN crystal growth process in a 2nd embodiment.

[Drawing 7] The block diagram showing the internal configuration of the semiconductor optical apparatus which has a nitride semiconductor laser element of this invention.

[Description of Notations]

10 N type GaN board

11 Dislocation concentrated regions

12 Low dislocation field

13 Growth suppression film

14 Laser beam waveguide field

15 P type electrode

16 N type electrode

21 Support base

22 N type GaN layer

23 Facet surface

24 Dislocation concentrated regions

25 High luminescence field

26 {0001} sides

101 N type GaN layer

102 Crack prevention layer

103 N type clad layer

104 N type GaN light guide layer

105 Active layer

106 Carrier block layers

107 P type GaN light guide layer

108 P type clad layer

109 P type contact layer

[Translation done.]

### \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

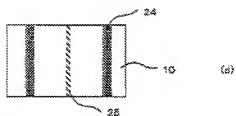
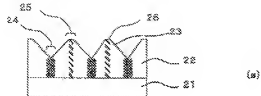
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\* shows the word which can not be translated.

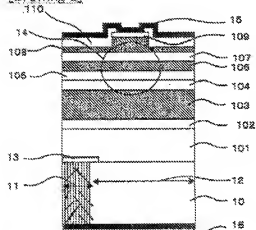
3.In the drawings, any words are not translated.

## DRAWINGS

[Drawing 1]



[Drawing 2]



[Drawing 3]

## Error Message 1000

(1610060027)

Program logic error.

Unable to continue the operation.



(51) Int.Cl. <sup>7</sup>	識別記号	F I	キーワード (参考)
H 0 1 S 5/343	6 1 0	H 0 1 S 5/343	6 1 0 4 K 0 3 0
C 2 3 C 16/04		C 2 3 C 16/04	5 F 0 4 5
	16/34	16/34	5 F 0 7 3
H 0 1 L 21/205		H 0 1 L 21/205	

審査請求 未請求 請求項の数15 ○ L (全 15 頁)

(21) 出願番号 特願2001-330068(P2001-330068)

(22) 出願日 平成13年10月29日 (2001.10.29)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 発明者 湯浅 貴之

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100085501

弁理士 佐野 壽夫

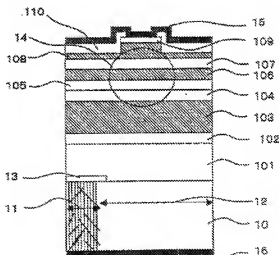
最終頁に続く

(54) 【発明の名称】 窒化物半導体レーザ素子及び窒化物半導体レーザ素子の製造方法及びこれを用いた半導体光学装置

(57) 【要約】

【課題】本発明は、内部の結晶欠陥が低減されるとともに応力の緩和された窒化物半導体レーザ素子及びこの窒化物半導体レーザ素子を備えた半導体光学装置を提供することを目的とする。

【解決手段】結晶欠陥が高密度となる転位集中領域11と低転位領域12とを交互にストライプ状に備えたn型GaN基板10の表面上に、まず、GaN結晶成長を抑制する成長抑制膜13を転位集中領域11を被覆するように形成する。このように成長抑制膜13が形成されたn型GaN基板10上にGaN結晶をエピタキシャル成長させて窒化物半導体層を積層することで、結晶欠陥密度の低い窒化物半導体レーザ素子を製造する。



## 【特許請求の範囲】

【請求項1】 窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子において、

前記窒化物半導体基板が、結晶欠陥の集中するストライプ状の転位集中領域と、該転位集中領域を除く低転位領域とを具備した基板であるとともに、前記窒化物半導体基板の表面上の前記転位集中領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を有し、

該成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層が積層されることを特徴とする窒化物半導体レーザ素子。

【請求項2】 前記成長抑制膜の形状が縦状であり、前記転位集中領域それぞれに対して黄の子状となるように複数本毎の前記成長抑制膜が設けられるとともに、該複数本毎の成長抑制膜によって前記各転位集中領域が覆われることを特徴とする請求項1に記載の窒化物半導体レーザ素子。

【請求項3】 前記各転位集中領域に対して設けられた前記複数本毎の成長抑制膜が、その幅が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下で、且つ、隣の前記成長抑制膜との間隔が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下で平行に並んで位置するように設けられ、

該複数本毎の成長抑制膜の幅と間隔とを合わせた領域それぞれが、前記各転位集中領域を被覆することを特徴とする請求項2に記載の窒化物半導体レーザ素子。

【請求項4】 前記窒化物半導体基板の伝導特性がn型の伝導特性であるとともに、

前記成長抑制膜を被覆するように、前記窒化物半導体基板の表面上にn型の伝導特性を有するGaIn膜を形成することを特徴とする請求項1～請求項3のいずれかに記載の窒化物半導体レーザ素子。

【請求項5】 前記n型の伝導特性を有するGaIn膜の膜厚が、 $1\mu\text{m}$ 以上 $20\mu\text{m}$ 以下であることを特徴とする請求項4に記載の窒化物半導体レーザ素子。

【請求項6】 前記成長抑制膜の膜厚が $0.05\mu\text{m}$ 以上 $1\mu\text{m}$ 以下であることを特徴とする請求項1～請求項5のいずれかに記載の窒化物半導体レーザ素子。

【請求項7】 前記成長抑制膜が、シリコン化合物膜、又は、金属膜であることを特徴とする請求項1～請求項6のいずれかに記載の窒化物半導体レーザ素子。

【請求項8】 前記成長抑制膜が、 $\text{SiO}_2$ 膜、 $\text{Si}_3\text{N}_4$ 膜、チタン膜、又は、タングステン膜のいずれかであることを特徴とする請求項7に記載の窒化物半導体レーザ素子。

【請求項9】 前記窒化物半導体層が量子井戸活性層を有するとともに、該活性層が $\text{In}_x\text{Ga}_{1-x}\text{N}$  ( $0 < x < 1$ ) により構成される井戸層を含有することを特徴とす

る請求項1～請求項8のいずれかに記載の窒化物半導体レーザ素子。

【請求項10】 As、PおよびSbの元素群のうち少なくともいずれかの元素が、前記活性層に含有されることを特徴とする請求項9に記載の窒化物半導体レーザ素子。

【請求項11】 前記窒化物半導体基板がGaIn基板であることを特徴とする請求項1～請求項10のいずれかに記載の窒化物半導体レーザ素子。

10 【請求項12】 窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子の製造方法において、結晶欠陥の集中するストライプ状の転位集中領域と該転位集中領域を除く低転位領域とを具備した前記窒化物半導体基板の表面上において、前記転位集中領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を形成した後、

20 該成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層を積層することを特徴とする窒化物半導体レーザ素子の製造方法。

【請求項13】 前記成長抑制膜を前記窒化物半導体基板の表面全域に設けた後、エッチングを行うことによって、前記転位集中領域のみが前記成長抑制膜で被覆された状態とすることを特徴とする窒化物半導体レーザ素子の製造方法。

【請求項14】 前記窒化物半導体基板の伝導特性がn型の伝導特性であるとともに、

前記転位集中領域と前記成長抑制膜で被覆した後、該成長抑制膜を被覆するように、前記窒化物半導体基板の表面上にn型の伝導特性を有するGaIn膜を形成し、形成された該GaIn膜の表面上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層を積層することを特徴とする請求項13又は請求項14に記載の窒化物半導体レーザ素子の製造方法。

【請求項15】 請求項1～請求項11のいずれかに記載の窒化物半導体レーザ素子を光源とすることを特徴とする半導体光学装置。

【発明の詳細な説明】

【0001】

40 【発明の属する技術分野】本発明は、窒化物半導体基板上に窒化物半導体層が積層されることによって構成される窒化物半導体レーザ素子とその製造方法及びこの窒化物半導体レーザ素子を用いた半導体光学装置に関する。

【0002】

【従来の技術】A1、Ga、及びIn等のIII族元素と、V族元素であるNとの化合物で構成される窒化物III-V族半導体(以下、「GaN系半導体」と記す)は、そのバンド構造や化学的安定性から発光素子やパワーデバイスとして期待され、応用が試みられてきた。例えば、

サファイア基板 ( $\text{Al}_2\text{O}_3$ ) や SiC 基板上に GaN 系半導体を積層して青色レーザを発光する窒化物半導体レーザ素子を作製する試みが盛んに行われている。

【0003】しかしながら、サファイア基板、SiC 基板上に GaN 結晶薄膜を成長させると GaN と基板材料との間の格子定数の違いから、転位などの多くの欠陥がエピタキシャル層に導入される。よって、高密度の電流を流す窒化物半導体レーザ素子の場合、欠陥が引き金になって格子構造が乱れ、欠陥が増幅するという恐れがある。又、窒化物半導体レーザ素子がサファイア基板上に形成される場合、寿命の点でも問題がある。それは、高密度の転位が窒化物半導体レーザ素子の寿命を制限していると考えられる。

【0004】これらの点より、GaN 系半導体デバイスに用いる基板は、GaN 単結晶であることが理想的である。よって、基板と基板に積層される各層との間における格子定数の違いがなくなる。又、GaN は劈開性があるからウエハをチップに切り出す工程が容易になる。更に、GaN 結晶には導電性があり電極配置が単純化される。このような点で、基板上に GaN 単結晶を用いることが最善である。

【0005】このような GaN 単結晶による GaN 基板を用いた、紫外から可視領域で発光する窒化物半導体レーザ素子が、ジャーナル＝ズジャーナル＝オブ＝アプライド＝フィジクス 39 号 1647～1650 頁 (Jpn. J. Appl. Phys., Vol. 39 (2000) pp. 1647～1650) で報告されている。この窒化物半導体レーザ素子は、GaN 基板上に周期的なストライプ状の開閉部をもつ  $\text{SiO}_2$  マスクパターンが形成される。この上に、ストライプ状導波路 (リッジストライプ構造) を有する窒化物半導体の積層構造が形成されることにより、構成される。

【0006】この GaN 基板の製造には、次の方法が用いられている。周長 200  $\mu\text{m}$  毎にストライプ状の開閉部をもつ  $\text{SiO}_2$  マスクパターンが形成された下地となる種結晶上に、MOCVD 法 (Metalorganic Chemical Vapor Deposition) により、15  $\mu\text{m}$  厚の GaN 層を形成し、表面が平坦なウエハを得た。これは、ELOG (epitaxially lateral overgrowth) と呼ばれる技術であり、ラテラル成長の利用により、欠陥を低減する手法である。さらに、通常の HVP E 法 (Hydride Vapor Phase Epitaxy) により 200  $\mu\text{m}$  厚の GaN 層を形成し、下地を除去することで GaN 基板が製造された。得られた半導体レーザの寿命特性は、80℃において 30 mW の出力条件で、推定寿命 15000 時間となった。

【0007】発明が解決しようとする課題】しかしながら、上述の窒化物半導体レーザ素子では、GaN 基板の製造方法が、9 回の結晶成長 (HVP E 成長、MOCVD 下地成長、MOCVD レーザ構造成長) を必要としており、複

雑で、生産性に問題があった。また、寿命特性もまだ十分でなく、さらに高温で高出力 (例えば、70℃、60 mW) の条件での寿命特性が十分でなかった。又、製造時に歩留まりの低下につながる積層構造成長後の成長膜表面に現れるクラックによる歩留まりの低下を生じる場合がある。

【0008】これらの問題は、窒化物半導体レーザ素子内に存在する結晶欠陥 (= 転位) が原因であり、この結晶欠陥は、通常、GaN 基板において、約  $5 \times 10^4 \text{ cm}^{-2}$  の結晶欠陥が基板表面に存在していることが確認されている。本結晶欠陥を曲げるあるいは消滅させる等の手段を用いれば、低欠陥密度の領域が得られることになり、課題となっている高出力の条件における十分な素子寿命の確保が可能になる。又、GaN 基板内あるいは GaN 基板上に形成された結晶成長層の中に構造的にひずみを緩和する機構を有していればクラックの生じる確率が低下し、クラックが原因となる歩留まりの低下が生じない。

【0009】このような問題を鑑みて、本発明は、内部の結晶欠陥が低減されるとともに応力の緩和された窒化物半導体レーザ素子及びこの窒化物半導体レーザ素子を備えた半導体光学装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明の窒化物半導体レーザ素子は、窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子において、前記窒化物半導体基板が、結晶欠陥の集中するストライプ状の転位集中領域と、該転位集中領域を除く低転位領域とを具備した基板であるとともに、前記窒化物半導体基板の表面上の前記転位集中領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を有し、前記成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層が積層されることを特徴とする。

【0011】このようにすることで、窒化物半導体層を窒化物半導体基板の表面上に積層させる際、転位集中領域からの結晶欠陥である転位の伝播を成長抑制膜で抑制し、窒化物半導体層に高密度な結晶欠陥が広がることが妨げられる。よって、窒化物半導体層内の結晶欠陥密度を低くすることができ。

【0012】このような窒化物半導体レーザ素子において、前記成長抑制膜の形状が縦状であり、前記転位集中領域それぞれに対して翼の形状となるように複数本毎の前記成長抑制膜が設けられるとともに、該複数本毎の成長抑制膜によって前記転位集中領域が覆われるようにしても構わない。このようにすることで、低転位領域から成長する窒化物半導体結晶が結合し易くなり、板状の成長抑制膜が設けられ、低転位領域からの窒化物半導体結晶が結合していない状態で窒化物半導体層が積層され

る場合に比べて、費関が容易である。

【0013】このとき、前記各転位集中領域に対して設けられた前記複数本毎の成長抑制膜が、その幅が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下で、且つ、膜の成長抑制膜との間隔が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下で平行に並んで位置するように設けられ、該複数本毎の成長抑制膜の幅と間隔とを合わせた領域それぞれが、前記各転位集中領域を被覆するようにする。

【0014】又、前記窒化物半導体基板の伝導特性を $n$ 型の伝導特性とするとともに、前記成長抑制膜を被覆するように、前記窒化物半導体基板の表面上に $n$ 型の伝導特性を有する $\text{GaN}$ 膜を形成することによって、表面が平坦となる $\text{GaN}$ 膜を形成することができるため、窒化物半導体層への高密度の結晶欠陥の伝播を防ぐことができる。又、窒化物半導体基板を抵抗の高い $n$ 型の導電性の基板とすることで、窒化物半導体層が $n$ 型、 $p$ 型の順序で積層されるため、結晶成長した窒化物半導体層の表面の平坦性により向上し、レーザを出力するための電流の閾値を低減することができる。このとき、前記 $n$ 型の伝導特性を有する $\text{GaN}$ 膜の膜厚を、 $1\mu\text{m}$ 以上 $20\mu\text{m}$ 以下とする。

【0015】又、前記成長抑制膜の膜厚を $0.05\mu\text{m}$ 以上 $1\mu\text{m}$ 以下とすることで、成長抑制膜の効果を与え、成長抑制膜による影響を防ぐ。又、前記成長抑制膜を、シリコン化合物物、又は、金属膜とする。更に、このとき、前記成長抑制膜を、 $\text{SiO}_2$ 膜、 $\text{Si}_3\text{N}_4$ 膜、チタン膜、又は、タンタステン膜のいずれかとする。

【0016】上述した窒化物半導体レーザ素子において、前記窒化物半導体層が量子井戸活性層を有するとともに、該活性層が $\text{In}_x\text{Ga}_{1-x}\text{N}$  ( $0 < x < 1$ ) により構成される井戸層を含有するようにしても構わないし、更に、 $\text{As}$ 、 $\text{P}$ および $\text{Sb}$ の元素群のうち少なくともいずれかの元素が、前記活性層に含まれるようにしても構わない。又、前記窒化物半導体基板が $\text{GaN}$ 基板であることが好ましい。

【0017】又、本発明の窒化物半導体レーザ素子の製造方法は、窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子の製造方法において、結晶欠陥の集中するストライプ状の転位集中領域と該転位集中領域を除く低転位領域とを具備した前記窒化物半導体基板の表面上において、前記転位集中領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を形成した後、該成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層を積層することと特徴とする。

【0018】このとき、前記成長抑制膜を前記窒化物半導体基板の表面全域に設けた後、エッチングを行うことによって、前記転位集中領域のみが前記成長抑制膜で被

覆された状態とるようにしても構わない。又、前記窒化物半導体基板の伝導特性が $n$ 型の伝導特性であるとともに、前記転位集中領域を前記成長抑制膜で被覆した後、該成長抑制膜を被覆するように、前記窒化物半導体基板の表面上に $n$ 型の伝導特性を有する $\text{GaN}$ 膜を形成し、形成された該 $\text{GaN}$ 膜の表面上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層を積層するようにしても構わない。

【0019】本発明の半導体光学装置は、上述したような窒化物半導体レーザ素子を光源とすることを特徴とする。

【0020】

【発明の実施の形態】以下に、本発明の実施形態について、図面を参照して、説明する。尚、本明細書における窒化物半導体基板 ( $\text{GaN}$  基板) に積層された窒化物半導体層とは、少なくとも $\text{Al}$ 、 $\text{Ga}$ 、 $\text{In}$ 、 $\text{N}$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ ,  $x+y+z=1$ ) で構成された層である。窒化物半導体層は、この窒化物半導体層を構成している窒素元素の約10%以下 (但し、六方晶系であること) が、 $\text{As}$ 、 $\text{P}$ および $\text{Sb}$ の元素群のうち少なくとも何れかの元素で置換されても構わない。

【0021】又、窒化物半導体層は、 $\text{Si}$ 、 $\text{O}$ 、 $\text{C}$ 、 $\text{S}$ 、 $\text{C}$ 、 $\text{Ge}$ 、 $\text{Zn}$ 、 $\text{Cd}$ 、 $\text{Mg}$ 、及び $\text{Be}$ の不純物群のうち、少なくとも何れかの不純物が添加されても構わない。その不純物の総添加量は $5 \times 10^{17} \text{ cm}^{-3}$ 以上 $5 \times 10^{21} \text{ cm}^{-3}$ 以下が好ましい。前記窒化物半導体層が $n$ 型導電性を有するための不純物は、前記不純物群のうち、 $\text{Si}$ 、 $\text{Ge}$ 、 $\text{S}$ 、 $\text{Se}$ の何れかが特に好ましく、 $p$ 型導電性を有するための不純物は $\text{Mg}$ 、 $\text{Cd}$ 、 $\text{Be}$ の何れかが特に好ましい。

【0022】又、本明細書における活性層とは、井戸層もしくは井戸層と障壁層から構成された層の総称を指すものとする。例えば、単一量子井戸構造の活性層は、1つの井戸層のみから構成されるか、もしくは、障壁層/井戸層/障壁層から構成される。また、多重量子井戸構造の活性層は複数の井戸層と複数の障壁層から構成される。

【0023】 $\text{GaN}$ は六方晶系 (hexagonal) であるから軸方向や面方位を表すには4つの指数を使う記法方法を採用する。 $a$ 軸、 $b$ 軸は $120^\circ$ 度をなし、長さは等しい ( $a=b$ ) これらに直交する $c$ 軸は異質な軸であり $a$ 軸と等しくない ( $c \neq a$ )。  $a$ 軸と $b$ 軸だけでは $ab$ 面の方向を表す際に対称性がなくなるのでもう一つの軸を想定する。これを原に $d$ 軸とする。尚、 $a$ 、 $b$ 、 $d$ 軸は、 $a$ 、 $b$ 軸だけで充分に方位を指定できるが対称性を損なわないようにもう一つ余分の $d$ 軸を導入したのであるからこれらは互いに独立でない。

【0024】一つの平行面群を4つの指数 ( $klmn$ ) で表現したとすると、これは原点から数えて1枚目の面が $a$ 軸、 $b$ 軸、 $d$ 軸、 $c$ 軸を切る点の原点からの距離が



$a/k, b/l, d/m, c/n$  であるということである。これは他の晶系の場合と同じ定義である。ただし、 $a, b, d$  軸は平面内に含まれる互長な座標であるから、 $k, l, m$  は独立でなく、常に  $k+l+m=0$  である。 $c$  軸に関しては立方晶等の場合と同じである。同等な平行面が  $c$  軸単位長さ  $n$  枚あるとき  $c$  方向の指数が  $n$  となる。だから4つの指数のうち前3つについては回転対称性があるが、 $c$  軸の指数は独立である。

【0025】個々の面方位は〔…〕で表現する。集合的な面方位は〔…〕によって表現する。集合的なというのはある面方位をその晶系が許す全ての対称操作によって到達できる全ての面方位の集合を意味する。結晶方位も同じ指数によって表現する。結晶方位はそれに垂直な面の指数と同じ指数をつかう。個別の方位は〔…〕であらう。集合方位は〈…〉で表現する。これらは結晶学の常識であるが混乱を避けるため説明した。マイナスの指数は数字の上に横線を引いて示すのが直観的に分かりやすくして結晶学の常識でもありである。しかし数字の上に横線を引く事ができないので、ここでは数字の前に一をつけて負数を示す。

【0028】＜GaN基板の作製方法＞まず、窒化物半導体レーザ素子を作製するために、その表面に窒化物半導体層を形成するGaN基板の作製方法について、図1を参照して説明する。図1は、n型GaN基板の製造過程を示す図である。

【0027】このn型GaN基板を製造する際の結晶成長において、ファセット面からなる斜面を有して成長する。尚、ファセット面以外のものは成長方向に垂直な面（成長面）以外の面をいう。このファセット面となる斜面を維持して成長することで、転位を成長方向に対して伝播させて所定の位置に集合させることができる。このファセット面の成長した領域は、結晶欠陥（＝転位）の移動により低転位領域となる。又、ファセット面となる斜面の下部には、明確な境界を持った高密度の欠陥領域を有した成長が成される。そして、転位が、この高密度の欠陥領域（後述する「転位集中領域」に相当する）の境界内はその内部に集合するため、この高密度の欠陥領域内で消滅あるいは蓄積する。

【0028】このとき、この高密度の欠陥領域の形状によって、ファセット面の形状も異なる。高密度の欠陥領域がドット状となる場合、ファセット面が高密度の欠陥領域を取り巻くように形成され、ファセット面から成るピットが形成される。又、高密度の欠陥領域がストライプ状となる場合、この高密度の欠陥領域のストライプとなる部分を底となるようにして、高密度の欠陥領域の両側にファセット面の斜面を形成してV字型となる。

【0029】この高密度の欠陥領域を形成するためには、下地基板となる支持基体上に、高密度の欠陥領域を形成する場所に、非晶質又は多結晶の層である転位形成用の種を予め形成しておく必要がある。このように転位

形成用の種が表面上に形成された支持基体にGaNを成長させることによって、この転位形成用の種の直上の領域に、高密度の欠陥領域が形成される。そして、この高密度の欠陥領域を有してGaN層を成長させることにより、ファセット面を埋め込むことなく、ファセット面を維持して成長を進行させることができる。

【0030】即ち、ハイドライド気相成長法（HVPE）法により、支持基板21上にn型GaN層22を成長させるとき、ファセット面〔11-22〕面23が成長中の表面に主として表出するように成長する。その結果、図1（a）のように、表面の断面形状は鋸歯状の凹凸形状となる。ただし、凸部の頂点付近には、わずかに、〔0001〕面26が表出した部分がストライプ状に生成される。

【0031】ここで、HVPE法というのは、ホットウォール型の反応炉の上流部にGaポートを設け、加熱したGa融液にHClガスを吹き込むようにし、反応炉の下流部にGaN層22を成長させるための基板21を設けて、NH<sub>3</sub>を吹き込むようにしておく。そして、加熱したGaメタル（融液）にHClを吹きこんでGaCl<sub>3</sub>を合成し、下方へ送り、下方でNH<sub>3</sub>と反応させGaNを合成しGaNが基板に増殖するようにしたものである。

【0032】又、基板21としては2インチ（111）GaAsウェハを用いた。凹凸はピッチP=400μmの周期構造であり、図面奥行き方向に斜状に伸びている形状となっている。このGaAsウェハは、GaNを成長させて、後述するn型GaN層22のインボウを作製した後に除去する際、容易に除去できるため、サファイアウェハなどに比べて選んでいる。このように、凹凸の位置を規定するためには、基板21上にあらかじめ上記凹部に対応した開口を持つSiO<sub>2</sub>のマスキ（開口部が上述の「転位形成用の種」に相当する）を形成しておき、ファセット面が表出する状態で、結晶成長を行えば良い。

【0033】つまり、マスクの開口部は、GaN結晶の〔1-100〕方向に平行になるように、ピッチP=400μmでストライプ状配置されており、そのマスクの形状は、連続したストライプ状としたり、あるいは個々のドット状として列上に並ぶような配置にしても良い。以降、本例では、間隔が400μmでストライプ状の形状を形成することによりGaN基板を作製した例について記述するが、開口部の間隔は400μmに限る必要はない。望ましくはこの間隔は100μm以上がよく、更に望ましくは200μm以上、600μm以下がよい。

【0034】ファセット面〔11-22〕面23が表出した状態で、結晶成長を継続させる手法（成長条件）に付いては、本出願人が先に公開した特開2001-102307号広報に詳細に開示している。なお、成長時に酸素をドーピングすることで、成長する結晶をn型とす

る。

【0035】このように、ファセット面(11-22)面23が表出した状態で結晶成長を持續させ、さらにGaN結晶の形成を続けることで、図1(b)のように、基板21上に高さ30nmのn型GaN層22によるインゴットが作製される。このとき、その表面上に、種となるマスクの形状に応じたファセット面が形成される。即ち、マスクがドット状のパターンとなる場合は、ファセット面からなるビットが規則正しく形成され、又、マスクがストライプ状のパターンとなる場合は、V字型の

ファセット面が形成される。  
【0036】このn型GaN層22によるインゴットを、スライサーによりスライス切断加工して薄片(n型GaN基板)を得る。更に、この薄片を研磨加工して、図1(c)の断面図及び図1(d)の上面図で表されるような、表面が平坦な2インチ径、厚さ350μmのn型GaN基板10が得られる。その後、n型GaN基板10の表面を研削、研磨を施すことにより、表面を平坦化して、使用可能な状態とすることができる。即ち、このn型GaN基板10において、エピタキシャル成長

を行うための表面を鏡面研磨仕上げとする。  
【0037】尚、この表面は、ほぼ(0001)面としたが、上にエピタキシャル成長される窒化物半導体層のモフォロジーが平坦で良好になるためには、(0001)面から任意の方向に0、2°の範囲で、オフ角度を有していることが望ましく、特に表面の平坦性が最もなるようにするためには、0、4〜0、8°の範囲とすることが好ましい。

【0038】このようにして構成されるn型GaN基板10の表面を顕微鏡で詳細に観察した。研磨加工された表面は必ずしも平均でなく、凹凸が生じている。即ち、図1における結晶成長時に凹部の最底部が生じていた領域24に対応する領域がやや窪んでいる。

【0039】又、碗状、舟状の窪みを250℃に加熱した液にサンプルとなるn型GaN基板10を浸しエッチングを行って、ファセット面が集合するエッチビットが表面にできるようにした。その結果、領域24に対応する領域に多数のエッチビットが現れるため、この領域に傾斜が極めて集中していることが判明した。この上記した領域24は、傾斜が極めて集中しているために、研磨工程で他の部分よりも侵食されやすく、窪みが生じて生成されたものと考えられる。

【0040】この窪みの生じた領域24の幅は約10〜40μmであった。この領域24以外の領域は、EPD(エッチビット密度)10°〜10°cm<sup>-2</sup>の低傾斜領域となっており、又、領域24のEPDは、これよりも3倍以上大きくなる。このように、窪みの生じる領域24は、周囲に比べて放物も結晶欠陥密度(=傾斜密度)が大きくなっている部分で、上述の高密度の欠陥領域に相当する領域であるため、本明細書では、以後「転位集

中領域」と呼称する。

【0041】この転位集中領域24は基板上の他の領域と異なり、傾斜が反転している場合があった。即ち、n型GaN基板10の表面位置において、転位集中領域24以外の面はGa(ガリウム)が露出する面方位であり、転位集中領域24の面はN(窒素)が露出する面方位である場合があった。又、この転位集中領域24は、このような状態を含めていくつもの状態がある。即ち、例えば、多結晶からなる場合、単結晶であるが周囲の低欠陥領域に対して微かに傾斜している場合、又、上述のような周囲の低欠陥領域に対して【0001】方向のc軸が反転している場合などがある。このような転位集中領域24は、明確な境界を有して、周囲の領域と区別される。

【0042】また、サンプルとなるn型GaN基板10に対して紫外線(Hgランプ385nm輝線を用いることができる)を照射して、表面からのルミネッセンスを顕微鏡を用いて蛍光顕微鏡観察を行った。その結果、転位集中領域24に挟まれた低転位領域の中央に、比較的はっきりと境界をもった、周囲とコントラストが異なるストライプ状の領域が観察される。この領域は、周囲よりも肉眼で観察される発光(ルミネッセンス)が強く、やや黄色かった発光が明るく観察される領域である。

【0043】この観察された発光の明るい領域25は、結晶成長時に【0001】面が表出しつつ成長していた部分である。このように周囲と異なって観察されるのは、ドーパントの取りこまれが周囲と異なるなどの理由が考えられる。よって、以下、この領域25を「高ルミネッセンス領域」と呼称する。又、結晶成長時に、【0001】面が表出しつつ成長した部分は必ずしも同一の傾斜をもつて均一に進行するものではないために、高ルミネッセンス領域25の幅は、やや揺らぎを持っているものの、0.4μmから3.0μmの程度であった。

【0044】このようなn型GaN基板10の形成のための結晶成長方法は、HVPE法以外の気相成長法によってもよく、MOCVD法(Metalorganic Chemical Vapor Phase Deposition)、MOVPE法(Metalorganic C Chloride Vapor Phase Epitaxy)、昇華法などを用いても実施することができる。

【0045】又、n型GaN基板10の形成のための成長に用いる基板21としては、GaAsの他にも、種類に限りなく対称性あるいは三回対称性がある単結晶基板を用いることができる。つまり結晶系としては六方晶系又は立方晶系(Cubic symmetry)の単結晶である。立方晶系の場合(111)面を使えば三回対称性がある。サファイア、SiC、SiO<sub>2</sub>、NdGaO<sub>3</sub>、ZnO、GaN、AlN、ZrB<sub>2</sub>などの六方晶系の単結晶を用いることができる。Si、スピネル、MgO、GaPなどの立方晶系の(111)面基板を用いることもできる。これらはGaNを(0001)面で成長させるものであ

る。

【0046】更に、 $n$ 型Ga<sub>0.9</sub>N基板10の形成のためのマスクの設け方も2種類ある。一つは基板21の上に直接にマスクを形成する手法である。この場合エビ層に先立ち意の内部の基板露出面にGa<sub>0.9</sub>Nバッファ層を堆積する等の工夫が必要になる。もう一つは基板21の上に予め薄くGa<sub>0.9</sub>N層を形成しておいて、その上にマスクを形成する手法である。後者の方が成長がスムーズに進行し、より好ましい場合が多い。

【0047】＜第1の実施形態＞上述のようにして形成され、転位集中領域及び高ルミネッセンス領域を有する $n$ 型Ga<sub>0.9</sub>N基板を用いて製作される窒化物半導体レーザ素子の第1の実施形態について、図面を参照して以下に説明する。図2は、本発明の窒化物半導体レーザ素子の構成を示す断面図である。尚、図2において、高ルミネッセンス領域は省略している。

【0048】1. 成長抑制膜の形成  
まず、この $n$ 型Ga<sub>0.9</sub>N基板10の表面上に、図2のような成長抑制膜13が形成される。この成長抑制膜13は、 $n$ 型Ga<sub>0.9</sub>N基板10表面において、転移集中領域11（図2の転移集中領域24に相当する）を被覆するように形成される。この成長抑制膜13は、 $n$ 型Ga<sub>0.9</sub>N基板10に窒化物半導体層を積層して窒化物半導体レーザ装置を構成する際、 $n$ 型Ga<sub>0.9</sub>N基板10上の成長膜内に転位が引き継がれるのを防ぐ役割を行う。よって、成長抑制膜13については、この成長抑制膜13から通常の窒化物半導体のエピタキシャル成長が困難となる材料が用いられる。本実施形態では、成長抑制膜13の材料として、SiO<sub>2</sub>（酸化シリコン）を用いた。

【0049】 $n$ 型Ga<sub>0.9</sub>N基板10を電子ビーム蒸着装置内に設置し、内部の圧力が所定の真空中に達した後、SiO<sub>2</sub>を0.2  $\mu$ mの厚さになるように制御して、SiO<sub>2</sub>膜を $n$ 型Ga<sub>0.9</sub>N基板10の表面に形成する。その後、蒸着したSiO<sub>2</sub>膜を簡便なフォトリソグラフィを用いて、 $n$ 型Ga<sub>0.9</sub>N基板10表面の転位集中領域11のみを被覆するようにエッチングを行うことによって、成長抑制膜13を形成する。転位集中領域11の幅は40  $\mu$ m以下であるため、被覆する成長抑制膜13の幅は50  $\mu$ mとした。このようにすることで、転位集中領域12からGa<sub>0.9</sub>N結晶が成長を行う。

【0050】尚、本実施形態では成長抑制膜13としてSiO<sub>2</sub>を用いたが、同様にSi<sub>3</sub>N<sub>4</sub>等のシリコン化合物や、タングステン（W）、チタン（Ti）などの金属を用いても構わない。又、被覆する成長抑制膜13の膜厚を0.2  $\mu$ mとしたが、0.05  $\mu$ m～1  $\mu$ m程度であれば十分効果が得られる。又、被覆する成長抑制膜13の幅は50  $\mu$ mとしたが、転位集中領域11を被覆し、低転位領域12に通常の窒化物半導体のエピタキシャル成長が行われるための幅を有していれば更に広くても構わない。

【0051】2. 窒化物半導体層のエピタキシャル成長  
MOCVD装置を用いて、 $n$ 型Ga<sub>0.9</sub>N基板10に、V族原料のNH<sub>3</sub>とII族原料のTMGa（トリメチルガリウム）又はTEGa（トリエチルガリウム）と、ドーパント原料としてのSiH<sub>4</sub>を使用し、水素あるいは窒素を原料キャリアガスとして用い、基板温度1050℃で、膜厚3  $\mu$ mの $n$ 型Ga<sub>0.9</sub>N層101を形成する。ついで、800℃の基板温度で、上記原料にIII族原料としてのTMIn（トリメチルインジウム）を加え、 $n$ 型In<sub>0.3</sub>Ga<sub>0.7</sub>Nクラック防止層102を40 nm形成する。

【0052】次に、基板温度が1050℃に昇温し、TMAI（トリメチルアルミニウム）またはTEAI（トリエチルアルミニウム）のIII族原料を用い、1.2  $\mu$ m厚の $n$ 型Al<sub>0.3</sub>Ga<sub>0.7</sub>Nクラッド層103を形成する。前記 $n$ 型不純物としてSiが $5 \times 10^{17}$  cm<sup>-3</sup>～ $1 \times 10^{18}$  cm<sup>-3</sup>になるようにドーパント原料を調整した。続いて $n$ 型Ga<sub>0.9</sub>N光ガイド層104（Si不純物濃度 $1 \times 10^{18}$ ～ $1 \times 10^{19}$  cm<sup>-3</sup>）を0.1  $\mu$ mの膜厚になるように形成する。

【0053】その後、基板温度を750℃まで降溫し、3周期の、膜厚4 nmのIn<sub>0.3</sub>Ga<sub>0.7</sub>N井戸層と膜厚8 nmのIn<sub>0.3</sub>Ga<sub>0.7</sub>N障壁層から構成された活性層（多重量子井戸構造）105を、障壁層/井戸層/障壁層/井戸層/障壁層/井戸層/障壁層の順序で形成する。その際、障壁層の形成時のみ、又は、障壁層及び井戸層の両方の形成時に、SiH<sub>4</sub>（Si不純物濃度は $1 \times 10^{18}$ ～ $1 \times 10^{19}$  cm<sup>-3</sup>）を導入するようにする。又、障壁層と井戸層それぞれの形成を切り替える際に、1秒以上1.8秒以内の成長中断が実施されると、各層の平坦性が向上し、発光半価幅が減少して好ましい。

【0054】このような活性層105にAsが添加される場合はAsH<sub>3</sub>（アールシ）又はTBAAs（ターシャリブチルアールシ）又はTMAAs（トリメチルアールシ）を、活性層105にPが添加される場合はPH<sub>3</sub>（ホスフィン）又はTBPF（ターシャリブチルホスフィン）又はTMP（トリメチルホスフィン）を、活性層105にSbが添加される場合はTMSb（トリメチルアンチモン）又はTESb（トリエチルアンチモン）を、それぞれ添加すると良い。また、活性層105が形成される際、N原料として、NH<sub>3</sub>以外にN<sub>2</sub>H<sub>4</sub>（ヒドラジン）又はC<sub>2</sub>N<sub>2</sub>H<sub>4</sub>（ジメチルヒドラジン）等のヒドラジン原料、あるいはエチルアジドなどのアジド原料を用いても構わない。

【0055】活性層105に複数層のIn<sub>0.3</sub>Ga<sub>0.7</sub>N量子井戸を有する場合、及び活性層105にAs又はP添加して量子井戸活性層とする場合、量子井戸中に異質転位があると、Inが転位部分に偏析することが知られている。従って、上記In<sub>0.3</sub>Ga<sub>0.7</sub>Nを主構成元素とする量子井戸を活性層に用いる場合には、転位（結晶欠陥）

を可能な限り少なくすることが良好なレーザ特性を得るためには必要である。

【0056】次に、基板温度を再び1050℃まで昇温して、厚み20nmのp型Al<sub>0.1</sub>Ga<sub>0.9</sub>Nキャリアブロック層108、0.1μmのp型Ga<sub>0.9</sub>N光ガイド層107、0.5μmのp型Al<sub>0.1</sub>Ga<sub>0.9</sub>Nクラッド層108と0.1μmのp型Ga<sub>0.9</sub>Nコンタクト層109を順次形成する。この際、p型不純物として原料にEiCP、Mg（ビスエチルシクロペンタジエニルマグネシウム）を用い、Mgが $1 \times 10^{18} \text{ cm}^{-3} \sim 2 \times 10^{18} \text{ cm}^{-3}$ になるように調整する。Mg原料としてはシクロペンタジエニルマグネシウム、ビスメチルシクロペンタジエニルマグネシウムなど、他のシクロペンタ系のMg原料を用いても構わない。

【0057】又、p型Ga<sub>0.9</sub>Nコンタクト層109のp型不純物濃度は、p電極15の方向に向かって、p型不純物濃度を多くする方が好ましい。このことによりp電極15を形成する際のコンタクト抵抗が低減する。又、p型不純物であるMgの活性化を妨けているp型層中の残留水素を除去するために、p型層成長中に微量の酸素を

【0058】このようにして、p型Ga<sub>0.9</sub>Nコンタクト層109を形成した後、MOCVD装置のリアクター内を全て酸素キャリアガスとN<sub>2</sub>に換え、基板温度を80℃/分の割合で低下させる。基板温度が800℃に達した時点で、N<sub>2</sub>の供給量を停止し、5分間、基板温度を800℃で維持させて待機してから、基板温度を室温まで低下させる。この待機温度は850℃から900℃の間が好ましく、待機時間は、3分以上10分以下が好ましい。又、基板温度を低下させる際の到達速度は、30℃/分以上が好ましい。

【0059】このようにして作製された窒化物半導体層がラマン測定によって評価された結果、前記手法により、MOCVD装置からのウェハ取りだし後のp型化アニールが実行されなくても、Mgが活性化しているため、成長後すぐにp型化の特性が示される。又、p電極15の形成によるコンタクト抵抗も低減する。更に、従来のp型化アニールが組み合わされて行われると、Mgの活性化率がより向上して好ましい。

【0060】尚、n型In<sub>0.9</sub>Ga<sub>0.1</sub>Nクラッド防止層102は、n組成比が0.07以外であっても構わないし、n型InGa<sub>0.9</sub>Nクラッド防止層102自体がなくても構わない。しかしながら、n型AlGa<sub>0.9</sub>Nクラッド層103とn型Ga<sub>0.9</sub>N基板10との格子不整合が大きくなる場合は、このn型InGa<sub>0.9</sub>Nクラッド防止層102を挿入した方がクラックを防止するため好ましい。また、クラックを防止するために、n型の不純物として、Siの代わりにGeを用いても構わない。

【0061】又、活性層105は、障壁層で始まり障壁層で終わる構成であったが、井戸層で始まり井戸層で終

わる構成であってもよい。又、井戸層の層数は、前述の3層に限らず、10層以下であれば閾値電流密度が低く、室温連続発振が可能である。このとき、特に2層以上8層以下とした場合、閾値電流密度が低く好ましい。更に、この活性層105に、Alが含まれても構わない。

【0062】又、活性層105は、井戸層と障壁層の両層にSiが所要量添加された構成とされたが、不純物が添加されない構成としても構わない。しかしながら、Siのような不純物が活性層105に添加される方が発光強度が強くなる。このように添加される不純物としては、Si以外にO、C、Ge、ZnおよびMgの不純物群のうち、少なくとも何れかの不純物としても構わない。又、この不純物群の添加量の総和は、約 $1 \times 10^{17} \sim 8 \times 10^{18} \text{ cm}^{-3}$ 程度が好ましい。更に、不純物が添加される層は、井戸層と障壁層の両層に限らず片方の層のみにしても構わない。

【0063】又、p型Al<sub>0.1</sub>Ga<sub>0.9</sub>Nキャリアブロック層108は、その組成を別のものとしても構わない。例えば、Inを添加すれば、より低温成長でp型化するので、基板温度を低温として成長させることができ、結晶成長時に活性層105にダメージを与えることが減少する。尚、p型AlGa<sub>0.9</sub>Nキャリアブロック層108自体がなくても構わないが、このp型AlGa<sub>0.9</sub>Nキャリアブロック層108を設けた方が閾値電流密度が低くなる。これは、p型AlGa<sub>0.9</sub>Nキャリアブロック層108が活性層105にキャリアを閉じ込める働きがあるからである。

【0064】又、p型AlGa<sub>0.9</sub>Nキャリアブロック層108のAl組成比を高くすることによって、キャリアの閉じ込めが強くなって好ましい。このとき、キャリアの閉じ込めが保持される程度までAl組成比を小さくすれば、p型AlGa<sub>0.9</sub>Nキャリアブロック層108内のキャリア移動度が大きくなり電気抵抗が低くなるため、更に好ましい。

【0065】又、n型AlGa<sub>0.9</sub>Nクラッド層103とp型AlGa<sub>0.9</sub>Nクラッド層108として、Al<sub>0.1</sub>Ga<sub>0.9</sub>N結晶が用いられたが、Alの組成比が0.1以外となるAlGa<sub>0.9</sub>N結晶であっても構わない。Alの組成比が高くなるほど活性層105とのエネルギーギャップ差及び屈折率差が大きくなり、キャリアや光を活性層105に効率良く閉じ込めることができるため、レーザ発振閾値電流密度の低減させることができる。又、キャリアおよび光の閉じ込めに保持される程度までAl組成比を小さくすれば、n型AlGa<sub>0.9</sub>Nクラッド層103及びp型AlGa<sub>0.9</sub>Nクラッド層108それぞれでのキャリア移動度が大きくなり、素子の動作電圧を低くすることができる。

【0066】このとき、n型AlGa<sub>0.9</sub>Nクラッド層103の厚みを、0.7μm～1.5μmとすることで、垂

直横モードの単峰化と光閉じ込め効率が増し、レーザの光学特性の向上とレーザ閾値電流密度の低減を図ることができる。又、n型クラッド層103及びp型クラッド層108を、AlGaIn3元混晶としたが、AlInGaIn、AlGaInP、AlGaInAs等の4元混晶としても良い。更に、p型クラッド層108は、電気抵抗を低減するために、p型AlGaIn層とp型GaIn層からなる超格子構造、又は、p型AlGaIn層とp型InGaIn層からなる超格子構造で構成しても構わない。

【0067】又、n型GaIn基板10上に窒化物半導体層を積層する際に、MOVVD装置による結晶成長方法が用いられるものとしたが、分子線エピタキシー法(MBE)、又は、上述したHVPE法が用いられても構わない。

【0068】続いて、上述のようにして窒化物半導体層の各層がn型GaIn基板10上に形成されたエビウエハをMOVVD装置から取り出した後、窒化物半導体レーザ素子チップに加工するための後述する各プロセス工程がなされる。ここで、図2のように、p型Al<sub>0.1</sub>Ga<sub>0.9</sub>Nクラッド層108は凸部のリジストライプ部となっているが、これは後述するプロセス工程により加工された形状である。

【0069】このようにして、窒化物半導体レーザ素子を作製し終えたエビウエハの表面は、成長抑制膜13直上以外は平坦となる。又、成長抑制膜13直上において、窒化物半導体層はエピタキシャル成長せず凹状の状態となる。このようにして得られた窒化物半導体層において、エピタキシャル成長が成された成長抑制膜13直上以外の部分(以下、「エピタキシャル成長部分」と呼ぶ)にはクラックが全く観察されることは無かった。

【0070】これは、成長抑制膜13直上に生成される凹部が応力を緩和しているため、エピタキシャル成長部分が、リジストライプ部に対して垂直方向(図2の左右方向)に残留応力が低減されることによるものと考えられる。又、GaIn基板10の表面まで低減している転位が成長抑制膜13により、GaIn基板10の上部に位置するエピタキシャル成長部分への拡散を防止しているため、窒化物半導体層の中は基板の低欠陥領域内の転位密度を超えることなく通常のGaIn基板10を使用したものよりも転位密度が低くなる。

【0071】又、転位集中領域11ではGaIn基板10の表面の極性が窒素面に反転する場合がある旨記述したが、成長抑制膜13を転位集中領域11上に形成して窒化物半導体層を成長させることで、窒素面がGaIn基板10の表面に共存することにより通常のGaIn面上の成長が阻害されることがなくなる。よって、窒化物半導体レーザ素子の特性としては転位集中領域11の極性が反転していない場合と同様、結晶欠陥の低減と、応力の緩和による効果が確認できる。

【0072】3. 素子化プロセス

n型GaIn基板10に対して水平方向に光を閉じ込めるためのリジストライプ部が、窒化物半導体層の平均な部分の表面に形成された。但し、高ルミネッセンス領域25(図1)を有するn型GaIn基板10を使用する場合には、リジストライプ部が高ルミネッセンス領域25の直上となる位置に形成されないようにすることが望ましい。これは、高ルミネッセンス領域25が他の領域と比べて、ドーパントの含有量または活性化度が小さく、抵抗率が高くなっているために、窒化物半導体レーザ素子に注入される駆動電流及び素子電圧が上昇するので、高ルミネッセンス領域25に駆動電流が流れることが好ましくないためである。

【0073】リジストライプ部は、エビウエハの表面より、p型AlGaInクラッド層108の途中までをストライプ状の部分を残してエッチングすることにより、作製される。ここで、ストライプ幅は1〜3μm、好ましくは1、3〜2μmとし、又、エッチング範囲のp型GaInガイド層107からの距離は、0〜0.1μmとした。その後、リジストライプ部以外の部分に絶縁膜110を形成する。ここで、絶縁膜110としてはAlGaInを用いた。エッチングされずに残ったp型GaInコンタクト層109は露出しているので、このp型GaInコンタクト層109及び絶縁膜110の表面上に、p電極15がPd/Mo/Auの順序で蒸着されて形成された。

【0074】ここで、絶縁膜110としては上記以外に珪素、チタン、ジルコニア、タンタル、アルミニウム等の酸化物もしくは窒化物を用いても構わない。又、p電極15の材料として、Pd/Pt/Au、Pd/Au、又は、Ni/Auの何れかが用いられても構わない。

【0075】更に、このようにp電極15が形成されたエビウエハの裏面側(基板側)を研磨することにより、エビウエハの厚みを80〜200μmに調整し、後にエビウエハの分割を行いやすいようにする。

【0076】そして、n電極18が、n型GaIn基板10の裏面にHf/Alの順序で形成される。このn電極18の材料として、Hf/Al/Mo/Au、Hf/Al/Pt/Au、Hf/Al/W/Au、Hf/Au、Hf/Mo/Auの他、これらのうちからHfをTi、Zrに置き換えた電極材料等が用いられても構わない。

【0077】最後に、このn電極18が設けられたエビウエハは、リジストライプ方向に対して垂直方向に劈開されることで、共振器長600μmのフブリ・ペロ共振器が作製される。尚、共振器長は300μmから1000μmが好ましい。この工程により、エビウエハは個々の窒化物半導体レーザ素子が横に連なったバー状の形態となった。ストライプ方向が<1-100>方向に沿って形成された窒化物半導体レーザ素子の共振器端面は、窒化物半導体結晶の{1-100}面である。劈開は、エビウエハ全面にスクライバーによる磨削が施

つけられてから剪断されるのではなく、エビウエハの一部、例えば、エビウエハの両端にのみスクライバーによる狭さ傷がつけられて、これを起点に剪断される。  
 【0078】このようにして得られるバニ状のファブリ・ペロー共振器において、その製造手法として、上述のように剪断されて得られた共振器端面による製造手法以外に、一般に知られている回折格子が共振器内に設けられたりDB (Distributed Feedback)、回折格子が共振器の外に設けられたDBR (Distributed Bragg Reflector) が用いられても構わない。エビウエハが剪断されて、バニ状のファブリ・ペロー共振器の共振器端面が形成された後、この端面に70%の反射率を有するSiO<sub>2</sub>とTiO<sub>2</sub>の誘電体膜が交互に蒸着され、誘電体多層反射膜が形成される。この誘電体多層反射膜として、SiO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>が誘電体多層反射膜として用いられても構わない。

【0079】このようにして得られるバニ状のファブリ・ペロー共振器は、n型GaAs基板10上に積層される窒化物半導体層の膜厚又は成長条件(成長時の基板温度や反応炉内の圧力など)が異なることにより、その構成が異なる。例えば、窒化物半導体層の膜厚が薄い場合は、図3のように、窒化物半導体層402が成長抑制膜13の直上で結合が行われず、成長抑制膜13の直上の領域403が離れた状態となる。このとき、成長抑制膜13間の領域に構成される部分が1つの窒化物半導体レーザ素子401を構成する。

【0080】又、窒化物半導体層の膜厚を図3の場合よりも厚くしたとき、図4又は図5のようになる。即ち、図4では、窒化物半導体層502が成長抑制膜13の直上で結合されるが、成長抑制膜13の直上の領域503において、窒化物半導体層502の表面上まで達したクラックが存在する。又、この領域503において、図4のように、成長抑制膜13表面上に空洞504を有する場合もある。このとき、成長抑制膜13間の領域に構成される部分が窒化物半導体レーザ素子501を構成する。

【0081】又、図5では、窒化物半導体層602が成長抑制膜13の直上で完全に結合された状態となる。よって、図4と異なり、成長抑制膜13の直上の領域603において、窒化物半導体層602の表面上まで達したクラックが存在が確認されない。又、この領域603において、図5のように、成長抑制膜13表面上に空洞604を有する場合もある。このとき、成長抑制膜13間の領域に構成される部分が窒化物半導体レーザ素子601を構成する。

【0082】更に、この後、上述のバニ状のファブリ・ペロー共振器を分割することで、図2のような構成の窒化物半導体レーザ素子を得る。このとき、窒化物半導体レーザ素子の中央にレーザ光導波領域14(リジストライン部の直下に位置する)を配置し、窒化物半導体レ

ーザ素子の横幅W=400 $\mu$ mとなるように分割する。もともと、n型GaAs基板10にはピッチP=400 $\mu$ mで転位集中領域24(図1)が配置されている。尚、バニ状のファブリ・ペロー共振器を分割して、窒化物半導体レーザ素子を得る際、窒化物半導体レーザ素子の横幅Wが、転位集中領域24のピッチPの整数値又は整数倍分の1の幅に分割すると都合が良い。

【0083】このようにして図2に示される窒化物半導体レーザ素子チップが作製されることで、結晶欠陥である転位を意図的に制御したn型GaAs基板10を用い、転位集中領域11を成長抑制膜13により被覆し、低転位かつ低応力の領域に窒化物半導体レーザ素子の電流集束部分となるレーザ光導波領域14が作製される。よって、レーザ出力80mW、発光温度70℃の条件下、レーザ発光寿命5000時間以上が達成された。

【0084】尚、本実施形態において、成長抑制膜13の膜厚を0.2 $\mu$ mとしたが、これに限るものではない。成長抑制膜13の膜厚を0.01 $\mu$ mから2 $\mu$ mまで変化させて、窒化物半導体レーザ素子を構成したとき、成長抑制膜13の膜厚が0.05 $\mu$ mより薄い場合、窒化物半導体層積層面の昇温により損傷を受け、成長抑制膜13としての効果が得られない。

【0085】又、成長抑制膜13の膜厚が、0.1 $\mu$ mよりも厚い場合、n型GaAs基板10と成長抑制膜13の熱膨張係数差により、窒化物半導体層積層面の昇温が原因となって、成長抑制膜13自体が損傷を受けることがある。このとき、成長抑制膜13自体が損傷を受けなくとも、成長抑制膜13以外のGaAs基板10の表面上に直接成長する窒化物半導体層が、成長抑制膜13とGaAs基板10との間にできる段差の影響による原料拡散の阻害により段差近傍で異常成長が生じる。このような異常成長が生じることを、「エッジ効果」と称する。このエッジ効果のため、プロセス工程において支障が生じたり、レーザの発光波長が変動したり、又は、発振する閾値が高くなることがある。

【0086】よって、成長抑制膜13の膜厚を0.05 $\mu$ m以上、1 $\mu$ m以下の条件で作製することによって、成長抑制膜13を作製した効果が得られ、このような成長抑制膜13を有する窒化物半導体レーザ素子において、高出力エッジングにおける良好な素子寿命が得られる。

【0087】<第2の実施形態>上述のようにして形成され、転位集中領域及び高ルミネッセンス領域を有するn型GaAs基板を用いて製作される窒化物半導体レーザ素子の第2の実施形態について、図面を参照して以下に説明する。尚、窒化物半導体層のエピタキシャル成長及び素子化プロセスについては、第1の実施形態と同様となるため、その詳細な説明は第1の実施形態を参照するものとして、省略する。

【0088】本実施形態では、第1の実施形態と異な

り、転位集中領域24（図1）を被覆するように、n型Ga<sub>0.5</sub>N基板10の表面上に形成される質の子状となるように、成長抑制膜が形成される。即ち、第1の実施形態と同様、まず、n型Ga<sub>0.5</sub>N基板10を電子ビーム蒸着装置内に設置し、内部の圧力が所定の真空度になった後、SiO<sub>2</sub>を、0.2μmの厚さになるように制御して、SiO<sub>2</sub>膜をn型Ga<sub>0.5</sub>N基板10の表面上に形成する。その後、蒸着したSiO<sub>2</sub>膜を簡便なフォトリソグラフィを用いて、図6（a）のように、その間隔が5μmで且つ幅が10μmとなる成長抑制膜301を、3つ毎にn型Ga<sub>0.5</sub>N基板10上の転位集中領域11を被覆するように形成する。

【0089】このように、図6（a）に示すように、Ga<sub>0.5</sub>N基板10の転位集中領域11に、上述の方法で膜厚0.2μmの成長抑制膜301が形成されると、MOCVD装置を用い、常圧、基板温度1000℃でn型のGa<sub>0.5</sub>N膜を成長させる。よって、図6（b）に示すように、成長抑制膜301間の5μmの空隙からGa<sub>0.5</sub>N結晶302が【0001】方向に成長する。このとき、Ga<sub>0.5</sub>N結晶302の新形状が完全な凸状の三角になった状態となる。そして、MOCVD装置反応炉の圧力を700 Torrに下げ、基板温度1080℃で再びGa<sub>0.5</sub>N結晶302を成長させる。

【0090】このとき、図6（b）において、n型Ga<sub>0.5</sub>N結晶304は成長抑制膜301に被覆されている部分からの成長部分であり、このn型Ga<sub>0.5</sub>N膜304中にはn型Ga<sub>0.5</sub>N基板10内の転位集中領域11以外の領域の転位密度と同程度の転位密度しか存在しない。又、Ga<sub>0.5</sub>N結晶302の中には、【0001】方向の成長軸に対して平行方向に転位303が引き継がれて存在する。しかしながら、【0001】方向の成長軸に対して垂直となる横方向への成長が始まると、この転位303は【0001】方向に対して垂直な方向に曲がる。このとき、フェット面である（11-22）面及び（-1-12）面が最先端となって成長する。

【0091】このようにして、図6（b）のように凸状にGa<sub>0.5</sub>N結晶302が成長した部分から、横方向の成長が促進し、図6（c）に示すように、成長抑制膜301上の中央部分で相合して更に向上向きに成長する。又、低転位であるn型Ga<sub>0.5</sub>N膜304が横方向に成長することによって、このようにGa<sub>0.5</sub>N結晶302が成長して生成されたGa<sub>0.5</sub>Nエピタキシャル膜を被覆するn型Ga<sub>0.5</sub>N膜305が形成される。このn型Ga<sub>0.5</sub>N膜305で被覆されたGa<sub>0.5</sub>Nエピタキシャル膜は、横方向成長により曲げられた転位306を有する。又、横方向成長によりGa<sub>0.5</sub>N結晶302及びn型Ga<sub>0.5</sub>N膜304が繋がった接合部分307には、少量の転位が集中する。

【0092】これについては、日本学術振興会短波長光デバイス第162委員会第22回、光電相互選第125委員会第171回合同研究会資料（平成12年12月

15～16日）25～32頁に記載されている。このようにして、n型Ga<sub>0.5</sub>N基板10の表面上にGa<sub>0.5</sub>N結晶を成長させた場合、合計約8μmの膜厚まで成長したGa<sub>0.5</sub>N膜305の表面は完全に平坦になった。n型Ga<sub>0.5</sub>N膜305を成長させた後、第1の実施形態と同様の方法で窒化物半導体レーザ素子を構成する層構造を順次結晶成長させた。よって、窒化物半導体層308がn型Ga<sub>0.5</sub>N膜305上に形成される。

【0093】その後、エッチングをおこなうことで、リッジストライプ部309が形成されレーザ素子が作製される。窒化物半導体レーザ素子のリッジストライプ309を形成する位置は、転位集中領域11直上の領域以外の低転位領域12の上部でも構わないし、成長抑制膜303の直上でも構わない。このようにすることで、本実施形態においても、結晶欠陥の領域の効果と、ひずみの緩和の効果により、第1の実施形態と同様の特性を有する窒化物半導体レーザ素子を得ることができた。

【0094】尚、本実施形態では、成長抑制膜301の幅を10μmで且つ間隔を5μmとしたが、成長抑制膜301の幅が、選択成長及び横方向成長が可能な幅及び間隔であれば、窒化物半導体レーザ素子の特性における優位性は認められた。但し、成長抑制膜301の幅は1μm以上10μm以下であり、且つ、隣の成長抑制膜301との間隔が1μm以上10μm以下であることが、最も望ましい特性の窒化物半導体レーザ素子を得ることができる。又、成長抑制膜301を覆うように形成されるGa<sub>0.5</sub>N膜305の膜厚を8μmとしたが、その膜厚を1～20μmとすることで、積層する窒化物半導体層に対して成長抑制膜301の影響を低減させることができる。

【0095】更に、成長抑制膜301の材料として、SiO<sub>2</sub>を用いたが、第1の実施形態と同様に、Si<sub>3</sub>N<sub>4</sub>、等のシリコン化合物や、タングステン（W）、チタン（Ti）などの金属を用いても構わない。又、被覆する成長抑制膜301の膜厚を0.2μmとしたが、0.05μm～1μm程度としても構わない。又、質の子状の成長抑制膜301は、その幅と間隔との総和となる幅が、転位集中領域11を覆うように形成される。

【0096】尚、第1及び第2の実施形態ではリッジストライプ構造の窒化物半導体レーザ素子について記述したが、その限りではない。又、n型Ga<sub>0.5</sub>N基板の表面とn型Ga<sub>0.5</sub>N基板の表面に成長して作製した窒化物半導体膜の表面との両面に電極を形成した例について記述したが、p型及びn型の両電極をn型Ga<sub>0.5</sub>N基板の表面側に設けるようにしても構わない。

【0097】（活性層にAs、PおよびSbの元素群を含有させた場合）第1又は第2の実施形態のようにして作製された図2のような構成の半導体レーザ素子は、活性層105をInGa<sub>0.5</sub>N井戸層とInGa<sub>0.5</sub>N障壁層が積層された構成とされている。このような活性層105に

対して、As、PおよびSbの元素群のうち少なくとも何れかの元素を含有させるようにしても構わない。

【0098】このとき、As、PおよびSbの元素群のうち少なくとも何れかの元素が、窒化物半導体レーザ素子を構成している活性層105のうち少なくとも井戸層に含有されるようにする。このとき、この井戸層に含有された上記As、P及びSbの元素群の総和の組成比をXとするとき井戸層のN元素の組成比をYとすると、XをYよりも小さくするとともに、 $X/(X+Y)$ を0.3以下とする。又、 $X/(X+Y)$ については、

0.2以下とする方が好ましい。  
【0099】又、前記元素群の総和の下限値は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上である。上述の元素群の総和の組成比Xが0.2よりも高くなると、井戸層内において、前記元素の組成比の異なる濃度分層が次第に生じ始める。更に、前記元素群の総和の組成比Xが0.3よりも高くなると、上述の濃度分層から六方晶系と立方晶系が置在する結晶系分層に移行し始めて井戸層の結晶性が低下し始める。一方、上述の元素群の総和の添加量が $1 \times 10^{18} \text{ cm}^{-3}$ よりも小さくなると、井戸層に上述の元素を含有したことが効果的得られにくくなる。

【0100】このように、As、PおよびSbの元素群の元素を活性層105に含有させることで、井戸層の電子とホールの有効質量が小さくなるとともに、又、井戸層の電子とホールの移動度が大きくなる。よって、窒化物半導体レーザ素子の場合、前者により少ない電流注入量でレーザ発振のためのキャリア反転分布が得られるという効果が得られ、又、後者により活性層で電子とホールが発光再結合によって消滅しても新たに電子・ホールが数秒に注入されるという効果が得られる。

【0101】これらの効果は、量子井戸内に結晶欠陥が存在しない場合に特に顕著に現れることがわかってい。即ち、活性層105にAs、PおよびSbの元素群のうち何れも含有しないInGaN系窒化物半導体レーザ素子と比べて、これらの元素群のうちの何れかの元素を含有させることで、両端電流密度が低く、自励発振特性の優れた（雑音特性に優れた）窒化物半導体レーザ装置を作製することが可能である。

【0102】＜半導体光学装置への適用例＞上述した本発明における窒化物半導体レーザ素子を光ピックアップシステム等の半導体光学装置に適用した場合について、図面を参照して以下に説明する。図7は、本例における半導体光学装置の内部構成を示すブロック図である。

尚、本例では、窒化物半導体レーザ素子を光ディスク装置に利用するものとして説明する。

【0103】図7に示す光ディスク装置は、光ディスク701を円周方向に回転させるためのスピンドルモータ702と、光ディスク701にレーザ光を照射して情報を読み出す光ピックアップ703と、装置全体を制御する制御回路704とを有する。尚、光ピックアップ70

3は、制御回路704によって駆動される不図示のアクチュエータによって、光ディスク701の後方向に移動する。

【0104】このような光ディスク装置において、光ピックアップ703は、レーザ光を出力する窒化物半導体レーザ素子を有するレーザ装置705と、レーザ装置705からのレーザ光を透過するとともに追従鏡708からのレーザ光を光検出器707へ導出するビームスプリッタ709と、ビームスプリッタ709からのレーザ光を検出して検出信号を制御回路704に与える光検出器707と、レーザ装置705からのレーザ光を光ディスク701へ導くとともに光ディスク701を反射したレーザ光をビームスプリッタ709に導く追従鏡708と、追従鏡708からのレーザ光を光ディスク701上で集光させる対物レンズ709とから構成される。

【0105】このとき、レーザ装置705に設けられる本発明による窒化物半導体レーザ素子（300〜550nmの発振波長）は、上述したように、高出力（30mW）、高温雰囲気中（80℃）で安定して動作し、尚且つレーザ発振寿命が長寿命である。よって、発振波長が短いほど、より高密度に記録再生が可能となるため、信頼性の高い高密度記録再生用光ディスク装置に最適である。

【0106】このような構成の光ディスク装置において、情報の記録時は、レーザ装置705から出力されるレーザ光が、制御回路704からの入力情報に応じて変調され、ビームスプリッタ709を透過した後追従鏡708で反射され、対物レンズ709を通して光ディスク703上に照射されることで、光ディスク703に情報が記録される。又は、光ディスク703の記録面に与える磁界は制御回路704からの入力情報に応じて変調され、情報がディスク上に記録される。

【0107】又、情報の再生時は、光ディスク701上のビット配列によって光学的に変化を受けたレーザ光が対物レンズ709を通して追従鏡708で反射された後、ビームスプリッタ709を通して光検出器707で検出されることによって、再生信号が得られる。これらの動作は制御回路704によって制御される。半導体レーザ素子から出力されるレーザ光のパワーについては、例えば、記録時は30mWで、再生時は5mW程度である。

【0108】本発明に係る窒化物半導体レーザ素子は、このような光ピックアップシステムを有する光ディスク装置の他に、例えば、レーザプリンタ、バーコードリーダ、光の三原色（青色、緑色、赤色）レーザによるプロジェクタ等にも利用可能である。

【0109】

【発明の効果】本発明によれば、窒化物半導体基板内に結晶欠陥の集中した転位集中領域が設けられることから、窒化物半導体基板内で生じる熱歪み及び格子歪み差



が原因となる歪みの影響を低減することができる。又、窒化物半導体基板の表面上において、転位集中領域を被覆するように成長抑制膜が形成されるため、窒化物半導体基板表面上に窒化物半導体層が積層されたとき、窒化物半導体層に窒化物半導体基板の高密度な結晶欠陥が伝播されることを抑制することができる。よって、窒化物半導体層の結晶欠陥密度を低くすることができる。以上のことから、窒化物半導体レーザー素子を高出力で動作させたときに、その素子寿命を十分に長くすることができる。また、歩留まりの向上を図ることができる。又、窒化物半導体層と窒化物半導体基板との間にGaN膜を設けることによって、窒化物半導体レーザー素子内にあるクラックの低減と歪みの低減を図ることができる。

【図面の簡単な説明】

【図1】n型GaN基板の製造過程を示す図。

【図2】窒化物半導体レーザー素子の内部構成を示す断面図。

【図3】n型GaN基板上に窒化物半導体層が積層された様子を示す断面図。

【図4】n型GaN基板上に窒化物半導体層が積層された様子を示す断面図。

【図5】n型GaN基板上に窒化物半導体層が積層された様子を示す断面図。

【図6】第2の実施形態におけるGaN結晶の成長過程を示す図。

10

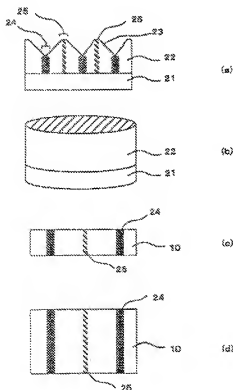
\*

\*【図7】本発明の窒化物半導体レーザー素子を有する半導体光学装置の内部構成を示すブロック図。

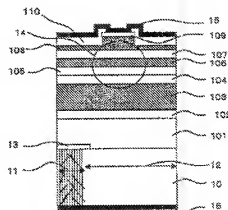
【符号の説明】

- 10 n型GaN基板
- 11 転位集中領域
- 12 低転位領域
- 13 成長抑制膜
- 14 レーザ光導波領域
- 15 p型電極
- 16 n型電極
- 21 支持基体
- 22 n型GaN層
- 23 フォセット面
- 24 転位集中領域
- 25 高ルミネッセンス領域
- 26 {0001}面
- 101 n型GaN層
- 102 クラック防止層
- 103 n型クラッド層
- 104 n型GaN光ガイド層
- 105 活性層
- 106 キャリアブロック層
- 107 p型GaN光ガイド層
- 108 p型クラッド層
- 109 p型コンタクト層

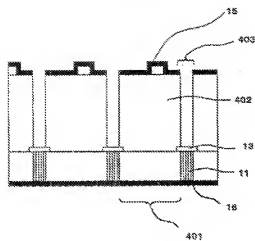
【図1】



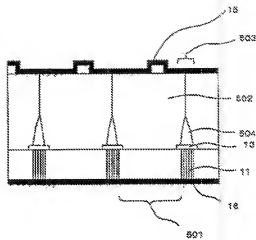
【図2】



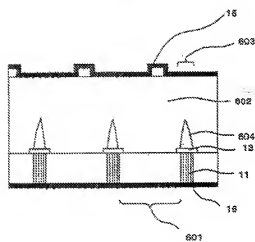
【図3】



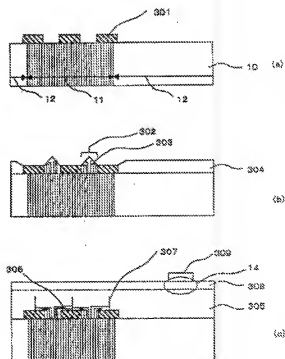
【図4】



【図5】



【図6】





【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年5月19日(2005.5.19)

【公開番号】特開2003-133649(P2003-133649A)

【公開日】平成15年5月9日(2003.5.9)

【出願番号】特願2001-330068(P2001-330068)

【国際特許分類第7版】

H 0 1 S 5/343

C 2 3 C 16/04

C 2 3 C 16/34

H 0 1 L 21/205

【F I】

H 0 1 S 5/343 6 1 0

C 2 3 C 16/04

C 2 3 C 16/34

H 0 1 L 21/205

【手続補正書】

【提出日】平成16年7月6日(2004.7.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子において、

前記窒化物半導体基板が、結晶欠陥の集中するストライプ状の転位集中領域と、該転位集中領域を除く低転位領域とを具備した基板であるとともに、

前記窒化物半導体基板の表面上の前記転位集中領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を有し、

該成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層が積層されることを特徴とする窒化物半導体レーザ素子。

【請求項2】

前記成長抑制膜の形状が線状であり、

前記転位集中領域それぞれに対して溝の子状となるように複数本毎の前記成長抑制膜が設けられるとともに、該複数本毎の成長抑制膜によって前記各転位集中領域が覆われることを特徴とする請求項1に記載の窒化物半導体レーザ素子。

【請求項3】

前記各転位集中領域に対して設けられた前記複数本毎の成長抑制膜が、その幅が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下で、且つ、溝の成長抑制膜との間隔が $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下で平行に並んで位置するように設けられ、

該複数本毎の成長抑制膜の幅と間隔とを合わせた領域それぞれが、前記各転位集中領域を被覆することを特徴とする請求項2に記載の窒化物半導体レーザ素子。

【請求項4】

前記窒化物半導体基板の伝導特性がn型の伝導特性であるとともに、

前記成長抑制膜を被覆するように、前記窒化物半導体基板の表面上にn型の伝導特性を有するGa<sub>0.9</sub>N<sub>0.1</sub>膜を形成することを特徴とする請求項1～請求項3のいずれかに記載の窒

化物半導体レーザ素子。

【請求項5】

前記n型の伝導特性を有するGa<sub>1-x</sub>N<sub>x</sub>膜の膜厚が、1μm以上20μm以下であることを特徴とする請求項4に記載の窒化物半導体レーザ素子。

【請求項6】

前記成長抑制膜の膜厚が0.05μm以上1μm以下であることを特徴とする請求項1～請求項5のいずれかに記載の窒化物半導体レーザ素子。

【請求項7】

前記成長抑制膜が、シリコン化合物膜、又は、金属膜であることを特徴とする請求項1～請求項6のいずれかに記載の窒化物半導体レーザ素子。

【請求項8】

前記成長抑制膜が、SiO<sub>2</sub>膜、Si<sub>3</sub>N<sub>4</sub>膜、チタン膜、又は、タングステン膜のいずれかであることを特徴とする請求項7に記載の窒化物半導体レーザ素子。

【請求項9】

前記窒化物半導体層が量子井戸活性層を有するとともに、該活性層がIn<sub>x</sub>Ga<sub>1-x</sub>N<sub>0<x<1</sub>により構成される井戸層を含有することを特徴とする請求項1～請求項8のいずれかに記載の窒化物半導体レーザ素子。

【請求項10】

As、PおよびSbの元素群のうち少なくともいずれかの元素が、前記活性層に含有されることを特徴とする請求項9に記載の窒化物半導体レーザ素子。

【請求項11】

前記窒化物半導体基板がGa<sub>1-x</sub>N<sub>x</sub>基板であることを特徴とする請求項1～請求項10のいずれかに記載の窒化物半導体レーザ素子。

【請求項12】

窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子において、

前記窒化物半導体基板が、第1の極性を有する領域と、第1の極性と異なる第2の極性を有する領域と、を具備した基板であるとともに、

前記窒化物半導体基板の表面上の前記第1の極性を有する領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を有し、

該成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層が積層されることを特徴とする窒化物半導体レーザ素子。

【請求項13】

前記第1の極性を有する領域の表面位置において、窒素原子が露出する面方位であることを特徴とする請求項12に記載の窒化物半導体レーザ素子。

【請求項14】

前記窒化物半導体基板に対して水平方向に光を閉じ込めるためのリッジストライプ部が、前記成長抑制膜の膜に形成される前記窒化物半導体層に構成される高ルミネッセンス領域の直上となる位置に形成されないことを特徴とする請求項1～請求項13のいずれかに記載の窒化物半導体レーザ素子。

【請求項15】

窒化物半導体基板と、該窒化物半導体基板上に積層された窒化物半導体層とから構成される窒化物半導体レーザ素子の製造方法において、

結晶欠陥の集中するストライプ状の転位集中領域と該転位集中領域を除く低転位領域とを具備した前記窒化物半導体基板の表面上において、前記転位集中領域を被覆する位置に、窒化物半導体結晶の成長を抑制する成長抑制膜を形成した後、

該成長抑制膜が設けられた前記窒化物半導体基板上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層を積層することを特徴とする窒化物半導体レーザ素子の製造方法。

【請求項16】

前記成長抑制膜を前記窒化物半導体基板の表面全域に設けた後、エッチングを行うことによって、前記転位集中領域のみが前記成長抑制膜で被覆された状態とすることを特徴とする請求項1.5に記載の窒化物半導体レーザ素子の製造方法。

【請求項1.7】

前記窒化物半導体基板の伝導特性がn型の伝導特性であるとともに、

前記転位集中領域を前記成長抑制膜で被覆した後、該成長抑制膜を被覆するように、前記窒化物半導体基板の表面上にn型の伝導特性を有するGa<sub>0.5</sub>N膜を形成し、

形成された該Ga<sub>0.5</sub>N膜の表面上に前記窒化物半導体結晶を成長させることで、前記窒化物半導体層を積層することを特徴とする請求項1.5又は請求項1.6に記載の窒化物半導体レーザ素子の製造方法。

【請求項1.8】

請求項1～請求項1.4のいずれかに記載の窒化物半導体レーザ素子を光源とすることを特徴とする半導体光学装置。